**Реферат**

Пояснювальна записка до бакалаврської роботи в об’ємі 47 сторінок, містить 8 рисунків та 21 використане літературне джерело.

Мета роботи – розробити компоненти інфраструктури сервісного обслуговування кристала пам'яті гнучкої автоматизованої системи.

Об'єкт роботи – вбудована у гнучку автоматизовану систему пам'ять на кристалі.

У кваліфікаційній роботі бакалавра розроблено компоненти інфраструктури сервісного обслуговування вбудованої пам'яті на кристалі гнучкої автоматизованої системи.

В першому розділі роботи виконано наступні теоретичні етапи: подана загальна характеристика систем на кристалі та визначено сучасні тенденції їхнього розвитку, наведено номенклатуру випуску SoC-пам’яті.

У другому розділі роботи сформовано систему сервісної ідентифікації, складено інструкції сервісного обслуговування, систематизовано складові оцінки програмування SoC-пам'яті, вирішено проблему переключення напруги живлення у процесі сервісного обслуговування та розроблено способи підключення SoC-пам'яті.

Також, у роботі наведено вимоги щодо програмного забезпечення, яке створюється стосовно до завдань сервісного обслуговування систем SoC-пам'яті гнучкої автоматизованої системи.

СИСТЕМА НА КРИСТАЛІ, МІКРОСХЕМА ПАМ'ЯТІ, ІНФРАСТРУКТУРА СЕРВІСНОГО ОБСЛУГОВУВАННЯ, ІНСТРУКЦІЯ, ІДЕНТИФІКАЦІЯ, АРХІТЕКТУРА, СУПЕРВІЗОР, СИСТЕМА РЕАЛЬНОГО ЧАСУ, схема живлення.

**abstract**

The explanatory slip to bachelor work in volume 47 of sheets contains 8 figures and 21 of the references.

The work purpose is development of components an service infrastructure memory on crystal in flexible automated system.

The work plant is firmware in flexible automated system memory on crystal.

In bachelor qualifying work the components of service infrastructure firmware memory on crystal of a flexible automated system are developed.

In the first section of work the following theoretical stages are carried out: the total characteristic of systems on crystal is given and the modern lines of their development are outlined, the nomenclature of emitted SoC-memory is reduced.

In the second section of work the service system identification is generated, the instructions of service are composed, the component programming evaluations of SoC-memory are systematized, the problem of having voltage switching is solved during service and the connection modes of SoC-memory are developed.

Also, in work the software requirements the created with reference to the service tasks of SoC-memory systems in flexible automated system are reduced.

System on crystal, chip of memory, infrastructure of service, instruction, identification, architecture, supervisor, system of real time, circuit of a having voltage

**перечень условных обозначений**

ГАС – гибкая автоматизированная система

ИС – интегральная схема

ASIC – Application Specific Integrated Circuits

ASK – амплитудная модуляция

ASSP – Application Specific Standard Products

BPSK – двоичная фазовая модуляция

CSoC – Configurable System on a Chip

NRE – невозвращаемые затраты

PROM – programmable ROM

PSoC – Programmable System on a Chip

RFID – радиочастотная идентификация

RPROM – re-programmable ROM

Serial RTC – последовательные часы реального времени

SLI – System Level Integration

SoC – System on a Chip

SoPC – System on Programmable Chip

**содержание**

введение

1. анализ технического задания

1.1 Системы на кристалле. Общие представления

1.2 Современные тенденции развития

1.3 Номенклатура выпускаемой памяти на кристалле

2. разработка компонентов инфраструктуры сервисного обслуживания SoC-памяти ГАС

2.1 Принципы создания сервисного обслуживания систем на кристалле

2.2 Формирование системы сервисной идентификации SoC-памяти

2.3 Инструкции сервисного обслуживания SoC-памяти

2.4 Система сохранения параметров сервисного обслуживания

2.5 Составляющие оценки программирования SoC-памяти

2.5.1 Особенности бесконтактных микросхем памяти

2.5.2 Особенности супервизоров

2.6 Решение проблем переключения питающего напряжения в процессе сервисного обслуживания

2.7 Архитектура SoC-памяти

2.8 Корпус SoC-памяти

2.9 Система реального времени в SoC-памяти

2.10 Способы подключения SoC-памяти

3. программное обеспечение систем сервисного ОБСЛУЖИВАНИя soc-памяти

выводы

литературные источники

введение

В своем непрерывном развитии рынок микроэлектроники постоянно выдвигает все новые и более жесткие требования к появляющимся изделиям. Потребитель хочет получать быстродействующую, надежную и, в то же время, малогабаритную и малопотребляющую продукцию. Два этих противоречивых требования усугубляются тем, что микроэлектронные поколения очень быстро стареют, время морального износа исчисляется иногда месяцами. Поэтому особое внимание уделяется постоянному сокращению времени выхода на рынок новых изделий. Сроки, отводимые на разработку, проектирование, верификацию и выпуск в серию новых интегральных схем (ИС), стремятся сокращать всеми силами, не забывая при этом предъявлять повышенные требования к качеству самих ИС и их надежности.

Одним из способов разрешения данного противоречия стало создание заказных ИС с большим числом элементов и со сложной внутренней структурой, от которых требовались возможность гибкой специализации "под задачу" и кратчайшее время выхода на рынок. Такие заказные микросхемы класса Application Specific Integrated Circuits (ASIC) получили широкое распространение во всем мире, поскольку это было единственным приемлемым решением при реализации сложных изделий микроэлектроники для портативной и носимой аппаратуры.

Основным преимуществом заказных ИС является низкая стоимость конечного массового продукта. Поэтому, с постоянным совершенствованием технологического цикла производства микросхем снижаются и требования к минимальным заказам ASIC. Становится выгодно заказывать "свои" микросхемы даже для средних объемов производства, получая основную прибыль после реализации конечной продукции. При этом заказчик является владельцем как конечного продукта, так и заложенной в него идеи, и, следовательно, несет на себе всю тяжесть и ответственность принятия решения.

К сожалению, проекты на ASIC имеют свои недостатки: высокий уровень начальных невозвращаемых затрат (NRE), длительное время разработки и верификации а также значительные количества для минимального заказа партии готовых микросхем. Как результат, заказные ИС доступны только для конечных изделий при условии их большого тиража и длительного срока их активного использования. Требования к минимальному объему заказа микросхем ASIC зачастую превышают $500 тыс. в расчете на проект и на год. Проекты же с коротким временем их "жизни" (до морального старения), малых или средних объемов тиражности, требующих скорейшего выхода на рынок или частого обновления реализуемых стандартов или алгоритмов скорее всего не могут себе позволить быть реализованными в виде ASIC. Причем даже в случае, когда критерий "объем / цена" является для данной разработки приемлемым, любое изменение для исправления допущенной ошибки или для ее совершенствования оставит заказчика с большими складскими запасами, возможно, никому не нужных микросхем и запустит заново весь длительный цикл (не менее 4 – 6 месяцев) создания новой версии ASIC.

Данная проблема особенно актуальна для быстро эволюционирующих сегментов промышленности, таких как гибкие автоматизированные системы (ГАС) рынка. Очевидно, что здесь более предпочтительны программируемые, конфигурируемые решения в реализации ИС памяти, которые могут быть изменены как на стадии разработки, так и в стадии сервисного обслуживания.

Таким образом, целью бакалаврской работы – является разработка компонентов инфраструктуры сервисного обслуживания кристалла памяти ГАС.

Объектом работы – является встроенная в ГАС память на кристалле.

1. анализ технического задания

* 1. Системы на кристалле. Общие представления

Выражение "система на кристалле" не является, строго говоря, термином. Это понятие отражает общую тенденцию к повышению уровня интеграции за счет интеграции функций.

Под приборами класса "система на кристалле", в общем случае, понимаются приборы, на едином кристалле которых интегрированы процессор (процессоры, в т.ч. специализированные), некоторый объем памяти, ряд периферийных устройств и интерфейсов, т.е. максимум того, что необходимо для решения задач, поставленных перед системой.

Производительность приборов класса "система на кристалле" в значительной мере зависит от эффективности взаимодействия всех встроенных компонентов и от эффективности их взаимодействия с внешним, относительно прибора, миром. В первую очередь это связано с различием в быстродействии встроенных компонентов, в особенности организации интерфейсов.

**1.2** Современные тенденции развития

В настоящее время значительная часть подобных конфигурируемых проектов разрабатывается в виде печатной платы как комбинация микросхем программируемой и жесткой логики, аналоговых блоков, микроконтроллеров, массивов памяти и фиксированных периферийных узлов (интерфейс Т1, АТМ, 10/100 PHY, видео/аудио кодеки и т.п.). Несмотря на то, что такие комбинированные решения позволяют достаточно быстро создавать разнообразные, быстро меняющиеся проекты, они не могут реально конкурировать с точки зрения производительности, энергопотребления, надежности и массогабаритных характеристик с монолитным решением – интегральной микросхемой системного уровня интеграции.

Таким образом, появились все предпосылки к реальному созданию коммерческих версий ИС нового поколения, сочетающих в себе преимущества традиционных заказных изделий класса ASIC, микросхем программируемой логики и интегрирующих широкий диапазон системных ресурсов для большей функциональности. Новые микросхемы был отнесены к группе изделий системного уровня интеграции SLI (System Level Integration), и до настоящего времени уровень SLI был реализован лишь в заказных микросхемах с фиксированной архитектурой, потому что это было единственным приемлемым технологическим решением.

Под интеграцией различных системных ресурсов здесь не следует понимать механистическое объединение отдельных систем, которыми могут быть (пусть и сколь угодно сложные, но в то же время типовые, стандартные) микропроцессоры, блоки памяти и периферийные узлы. Возможность сочетания различных типов электронных ячеек на площади одного кремниевого кристалла высвобождает новые потребительские качества выпускаемых микросхем, позволяет целенаправленно ориентировать новую продукцию на требуемые сегменты рынка, обеспечивая производителям современной электронной аппаратуры техническую и экономическую выгоду.

Реализованная на практике идея SLI оказалась настолько богатой, что сразу же нашла широкий отклик у многих мировых лидеров в производстве микроэлектронных изделий. Интеграция всех основных системных узлов на одной системно-ориентированной микросхеме обеспечивает повышение производительности, снижение энергопотребления, уменьшение цены конечного изделия в целом и позволяет выпускать малогабаритную продукцию. Все эти преимущества особенно важны в области ГАС, с точки зрения телекоммуникационных приложений портативной аппаратуре их сервисного обслуживания, а также в сетевых приложениях. Изделия нового поколения, выполняемые по идеологии SLI, стали называть "система на кристалле" – System on a Chip или SoC. И основным препятствием на пути активного внедрения микросхем SoC в массовое производство вплоть до начала 2000-х годов, были лишь технологические ограничения полупроводниковой промышленности.

Революционные изменения в технологии производства микроэлектронных изделий дали возможность комбинировать на одном кремниевом кристалле несколько разнородных типов электронных ячеек (CMOS+Flash, CMOS+EEPROM, SiGe/BiCMOS). Были выпущены первые интегральные заказные микросхемы ASIC, реализующие как цифровую, так и аналоговую обработку данных, в том числе и для радиочастотного диапазона).

Совершенствование технологического процесса позволило постоянно увеличивать количество интегрированных транзисторов в пределах одной и той же площади кремниевого кристалла. Тем не менее, оказалось невозможным полноценно использовать все преимущества этого увеличения без значительного удлинения временного цикла разработки проектов, особенно в связи с постоянно увеличивающейся сложностью последних.

Здесь же впервые встала и проблема дефицита высококвалифицированного инженерного труда, так как разработать современное заказное изделие микроэлектроники в кратчайшие сроки – очень непросто. Существенно обострилось и ранее дремавшее противоречие: с одной стороны, цены на конечные изделия должны быть как можно меньше; с другой – сложность микросхем должна быть как можно выше, а количество одновременно выполняемых ими функций – как можно больше. В значительной степени этому способствовало смещение рынка потребления в сторону сложной продукции массового спроса: Application Specific Standard Products (ASSP), а также активное влияние рынка телекоммуникаций, который развивается чрезвычайно быстро и требует реализации все более сложных и изощренных механизмов кодирования, передачи и обработки разнородных данных.

Таким образом, на сегодняшний день, сформировались все предпосылки к реальному созданию коммерческих, доступных версий микросхем SoC.

Многие фирмы-производители проводят, в настоящее время, активные исследования перспективности создания микросхем класса SoC различных архитектур. Несколько компаний уже реализовало свои идеи в конкретные семейства серийно выпускаемых ИС и продолжают работу в этом направлении. В результате можно сказать, что на рынок микроэлектроники действительно вышло новое поколение микросхем с возможно большим и перспективным будущим. Говорится об этом поколении уже много и всеми по-разному. При этом, к сожалению, нечетко поставлены акценты в терминологии, по-разному воспринимается сама концепция системы на кристалле, различаются подходы как к проектированию и производству самих ИС, так и к построению конечных проектов на этой новой элементной базе.

**1.3 Номенклатура выпускаемой памяти на кристалле**

Сформируем перечень различных микросхем памяти, обладающей уникальной программируемой технологией производства систем памяти на одном кристалле.

В настоящее время, разрабатываются и производятся, в промышленных масштабах, следующие виды микросхем памяти:

**– EPROM –** память с ультрафиолетовым стиранием и с однократным программированием, в том числе стандартные микросхемы памяти типа **OTP** и **UV EPROM** , усовершенствованные микросхемы памяти **OTP** и **UV EPROM** семейства **Tiger Range**, микросхемы нового семейства памяти **FlexibleROM,** разработаного для замены MaskROM, а также микросхемы памяти **PROM** и **RPROM** компании WSI (США), вошедшей в состав ST ;

– **EEPROM** и **SERIAL NVM** (последовательная энергонезависимая долговременная память) – из последовательной перепрограммируемой энергонезависимой памяти выпускаются микросхемы памяти **EEPROM** с различным шинным интерфейсом, микросхемы последовательной **Flash**-памяти, стандартные микросхемы памяти специального назначения (**ASM** ) и бесконтактные (**CONTACTLESS MEMORIES )** микросхемы памяти;

**– Flash-память типа NOR –** в производстве находятся микросхемы Flash-памяти: индустриального стандарта с различным питанием, с расширенной архитектурой для различных областей применения, микросхемы с разнородной памятью и микросхемы Flash-памяти семейства " **LightFlash** ";

**– Flash-память типа NAND –** новое направление в производстве микросхем памяти;

**– SRAM** – асинхронные маломощные микросхемы памяти типа SRAM с различным питанием и быстродействием;

**– NVRAM –** имеются различные решения для SRAM с аварийным батарейным питанием, которые классифицируются как супервизоры, Zeropower, Timekeeper и часы реального времени с последовательным интерфейсом (Serial RTC );

**– PSM** – в соответствие со стратегическим направлением создания «систем на кристалле», разрабатываются и производятся микросхемы программируемых систем памяти, которые обеспечивают комплексное системное решение памяти для микроконтроллеров и разработок на сигнальных процессорах (DSP);

**– Smartcard** – в наличии большой ассортимент микросхем для Smartcard и систем обеспечения безопасности.

Большое число видов и типов микросхем памяти, производимых сегодня, не позволяет осуществить их подробное освещение в рамках одной дипломной работы. Поэтому здесь я попытаюсь остановиться только на основных особенностях некоторых семейств микросхем памяти, представленных на рис. 1.1.

Рисунок 1.1 – Виды и основные серии выпускаемых микросхем SoC-памяти

**2. разработка компонентов инфраструктуры сервисного обслуживания SoC-памяти ГАС**

**2.1 Принципы создания сервисного обслуживания систем на кристалле**

Одной из важных и первостепенных задач микроэлектроники, является создание универсальных микропроцессорных SoC-систем на кристалле. Такие сложные ИС класса SoC, обычно, состоят из трех основных цифровых системных блоков:

– процессор,

– память,

– логика.

Процессорное ядро реализует поток управления, когда каждой управляющей программой однозначно устанавливаются последовательности выполнения операций обработки данных, что позволяет задавать один из возможных алгоритмов работы всей ИС. Память используется по ее прямому назначению – хранение кода программы процессорного ядра и данных. И, наконец, логика используется для реализации специализированных аппаратных устройств обработки и прохождения данных, состав и назначение которых определяются конечным приложением – потока данных.

Реальная система на кристалле содержит как минимум все три перечисленных блока, что исключает применение многочисленных отдельных ИС и реализацию интерфейсов связи между ними. Причем однокристальное конфигурируемое или программируемое решение, очевидно, является здесь более предпочтительной альтернативой, так как допускает оперативное изменение своей внутренней аппаратной структуры и конечного предназначения как на этапе производства, так и в полевых условиях, непосредственно в проекте. Такие ИС были отнесены к группе изделий системного уровня интеграции, но получили другое название – Configurable System on a Chip или CSoC. Поскольку термин CSoC не стандартизован, то существуют и другие названия изделий этого класса - System on Programmable Chip (SoPC), Programmable System on a Chip (PSoC) или просто SoC, что определяется вкусом и желаниями конкретного производителя микросхем. В данном разделе, будем придерживаться термина CSoC.

Конфигурируемый процессор реализует изделие, которое может быть "подстроено" для конкретного использования в потоке управления. Например, изменяемый набор инструкций процессорного ядра, добавление/исключение аппаратного умножения, программируемое количество состояний внутреннего конвейера и т.д.

Всё это может быть оптимизировано для каждого конечного приложения. Конфигурируемые процессоры предоставляют пользователям необходимые черты и особенности без дополнительных капиталовложений.

Результатом является оптимизированное, высокопроизводительное и дешевое сервисное решение для конкретной задачи. Но для того, чтобы достичь приемлемого значения величины "цена/кристалл", конфигурируемый процессор должен быть реализован как ASIC. Поэтому конечный продукт заведомо предполагает большие объемы производства для компенсации NRE и инженерного труда. Собственно, все современные микропроцессоры и микроконтроллеры, выпускаемые как стандартные изделия в массовых объемах, могут быть как минимум отнесены к группе процессоров с частично конфигурируемой периферией. Компромисс является в этом случае приемлемым: максимальная производительность и минимальная стоимость микросхемы для специфического конечного приложения при значительных начальных финансовых и инженерных инвестициях.

Конфигурируемые процессоры также требуют специализированного набора средств поддержки разработок для создания программного кода проекта. Под специализацией здесь понимается определенный уровень детализации и ориентации под уникальные особенности конечного приложения. При этом популярные средства поддержки, как правило, уже отобраны разработчиками и являются как бы "рафинированным" набором того, что стоит использовать.

Конфигурируемые системы на кристалле реализуют интегральные устройства, объединяющие встроенный процессор, программируемую логику, память и прочие вспомогательные ресурсы и блоки на одном-единственном кристалле. При этом все эти блоки соединяются между собой внутри кристалла с помощью оптимизированного интерфейса. Ключевой особенностью CSoC является то, что процессор выполнен в виде отдельного технологически реализованного аппаратного узла и не размещается в массиве программируемой логики. Это позволяет получить производительность, сравнимую с ASIC, и избежать при этом дополнительных вопросов, например, насколько удачно размещена память, насколько эффективно она работает и т.п. Кроме того, такая аппаратно реализованная память, обычно, является выверенной популярным ядром индустриального стандарта с большим количеством доступных сервисных средств поддержки разработок.

**2.2 Формирование системы сервисной идентификации SoC-памяти**

На завершающей стадии разработки ГАС, для замены масочной ROM, как правило, используется память типа **OTP** и **EPROM** с ультрафиолетовым стиранием, удобная тем, что она достаточно легко перепрограммируются.

Выпускаемые микросхемы обладают емкостью от 256 кбит до 64 Мбит при питании 5 и 3 В, достаточным быстродействием, различными корпусами, в том числе и для поверхностного монтажа. Организация устройств памяти может быть типа x 8, x 16 и x 8/ x 16. Расшифровка идентификации микросхем памяти вида **OTP** и **UV EPROM** приведена на рис. 2.1.

Рисунок 2.1 – Система идентификации SoC-памяти типа OTP и UV EPROM

Набор продукции включает стандартные микросхемы с питанием 5 В и 3,3 В, усовершенствованные микросхемы семейства **Tiger Range** с питанием 3 В (2,7–3,6 В) и микросхемы нового семейства **FlexibleROM ™**.

Микросхемы этих типов памяти доступны в FDIP керамических корпусах с окошком и PDIP пластиковых двурядных корпусах, а также в корпусах PLCC и TSOP для поверхностного монтажа.

Для низковольтной серии **Tiger Range** использована новейшая технология **OTP** и **UV EPROM.** Структурные усовершенствования, связанные с толщиной основных слоев, позволили значительно улучшить электрические характеристики. Уменьшение на 25% толщины оксидного слоя затвора позволило снизить пороговое напряжение ячейки и увеличить скорость выборки при питании от 2,7 В.

Для улучшения электрических характеристик, при первом сервисном обслуживании, рекомендуется заменять “V” серию с питанием 3 – 3,6 В на серию “ W ” – **Tiger Range**, которая имеет лучшие характеристики при питании 2,7 – 3,6 В.

Временные параметры для серии **Tiger Range** гарантируются двойным тестированием микросхем при напряжении 2,7 В и 3 В. Время доступа при питании 2,7 В маркируется на микросхеме и более быстрое время доступа специфицируется в описании. Времена доступа для напряжения питания выше 2,7 В являются рабочими.

Семейство **UV и OTP EPROM Tiger Range** характеризуется сверхмалым потреблением, высокой скоростью работы и, одновременно, быстрым доступом с коротким временем программирования. Время программирования микросхем одинаково как для пословного, так и побайтного режимов программирования. Для самых последних микросхем с плотностью 4 Мб и 8 Мб скорость программирования доведена до 50 мкс на слово или байт.

Микросхемы низковольтной серии **Tiger Range** полностью совместимы по штырькам со стандартной серией 5 В **UV** и **OTP EPROM** . Это гарантирует их полное соответствие для приложений, в которых микропроцессорное питание заменяется с 5 В на 3 В.

**2.3 Инструкции сервисного обслуживания SoC-памяти**

Технология в отношении **EPROM** непрерывно совершенствуется. Новые перспективы открываются с внедрением новой архитектуры микросхем памяти, основанной на использовании технологии многоразрядной ячейки памяти для получения высоких плотностей записи, начиная с емкости в 64 Mбит. Кроме того, каждая новая разработка содержит несколько фотолитографических новшеств, улучшающих электрические характеристики микросхем.

На данном этапе открылись новые возможности поставок микросхем памяти типа **PROM** (programmable ROM) **/ RPROM** (re-programmable ROM). Эти микросхемы выпускаются в трех рабочих температурных диапазонах: коммерческом (от 0 до + 70° C), индустриальном (от –40 до + 85° C) и военном (от –55 до + 125° C). Кроме того, некоторые компоненты изготавливаются по стандарту для военного назначения (SMD), в том числе и EPROM.

Самой последней разработкой в области электрически программируемых ПЗУ является семейство **FlexibleROM ™,** которое может использоваться как простая замена для любого ПЗУ. Это одноразовое программируемое семейство, изготавливаемое по 0.15 мкм технологии, доступно потребителю с начальной емкостью памяти в 16 Mбит. Новое семейство микросхем памяти **"FlexibleROM "** относится к типу энергонезависимой памяти и предназначено для хранения программного кода. **"FlexibleROM"** – идеально подходит для использования вместо масочного ПЗУ (MaskROM) и перехода от Flash-памяти на ПЗУ, после отладки программы, если в дальнейшем не планируется изменения программного кода.

Благодаря технологии, основанной на Flash, время программирования также существенно уменьшено. Микросхемы FlexibleROM обеспечены типовой способностью многословной программы с большим потоком данных, что позволяет программировать устройство с емкостью 64 Mбит всего за девять секунд.

Еще одним преимуществом по сравнению с другими однократно-программируемыми ПЗУ является высокая производительность программирования, поскольку 100% функциональных возможностей массива памяти проверяются в ходе тестирования.

Микросхемы семейства памяти FlexibleROM используют питающее напряжение от 2,7 В до 3,6 В для операций чтения и от 11,4 В до 12,6 В для программирования. Устройства имеют 16-разрядную организацию, по умолчанию при включении питания устанавливается режим памяти "Чтение", так что они могут читаться как ПЗУ (ROM) или ЭПЗУ (EPROM).

**2.4 Система сохранения параметров сервисного обслуживания**

Последовательная энергонезависимая память - наиболее гибкий тип долговременной энергонезависимой памяти, которая обеспечивает возможность записи вплоть до байтового уровня, без необходимости стирания данных перед записью нового значения. Это делает их идеальными для хранения параметров.

Семейства последовательной Flash-памяти имеют возможность “секторного стирания / страничной прошивки” и “страничного стирания / страничной прошивки". Это стало возможно благодаря более тонкой мелкоячеистости памяти по сравнению со стандартной Flash-памятью, характеристика зернистости которой не соответствует характеристике байтового уровня последовательного ЭППЗУ.

Электроника управления исполнительными устройствами ГАС, а также рынка компонентов компьютеров и периферии – основные потребители микросхем долговременной памяти.

В этом году для **EEPROM** компанией используется 0.35 мкм технология производства, что позволило довести емкость памяти до 1 Мбит в соответствие с потребностями рынка. В тоже время технология изготовления последовательной Flash-памяти достигла уровня 0.18 мкм и появилась возможность производства и этого вида памяти полностью в соответствии с рыночными запросами.

Ассортимент микросхем последовательной энергонезависимой памяти включает набор схем емкостью от 256 бит до 16 Мбит. Все микросхемы памяти обеспечены описаниями, примерами по применению и модельными файлами, что делает их удобными в использовании. По напряжению питания микросхемы последовательной энергонезависимой памяти ST доступны в пяти диапазонах : от 4,5 В до 5,5 В; от 2,5 В до 5,5 В; от 2,7 В до 3,6 В; от 1,8 В до 5,5 В и от 1,8 В до 3,6 В.

Проектная износостойкость EEPROM – более миллиона циклов перезаписи с сохранностью данных в течение более чем 40 лет. Микросхемы производятся в различных корпусах, включая традиционные PSDIP, TSSOP, SO, а также современного типа LGA и SBGA (тонкопленочные). Кроме того, имеется возможность поставки микросхем в упаковках на барабане и в не распиленном виде.

Разработан широкий диапазон высококачественной последовательной памяти **EEPROM**, с плотностью от 1 кб до 1 Мб, с тремя промышленными стандартами последовательных шин (400 кГц, 2-проводная шина с плотностью до 1 Mбит, быстрая 1 MГц шина типа **MICROWIRE** с плотностью от 1 кбит до 16 кбит и сверхбыстрая 10 MГц шина типа SPI с плотностью до 256 кбит), с питанием 5 В; 2,5 В и 1,8 В. Система записи обозначений последовательной EEPROM для типовых корпусов показана на рис 2.2. Следует заметить, что для не распиленных пластин и микросхем в барабанах обозначения могут несколько отличаться.

Микросхемы последовательной **EEPROM**, рекомендуются для использования в приложениях, не требующих высокой шинной скорости для накопления и хранения данных, но желающих иметь возможность побайтового и страничного чтения/записи. Шина работает с тактовой частотой 400 кГц при напряжении питания до 1,8 В. Последовательная **EEPROM** выпускается в различных корпусах: пластиковых DIP с двухрядным расположением выводов, SO, MSOP, TSSOP для поверхностного монтажа и SBGA с матрицей шарообразных выводов.

Рисунок 2.2 – Система записи обозначений микросхем памяти ST типа EEPROM

Микросхемы памяти **EEPROM** с шиной **SPI** предпочтительны для приложений с высокоскоростной передачей информации по шине. С появлением микросхем со скоростью от 5 МГЦ до 10 МГц и емкостью от 512 кбит до 1 Мбит, эта шина быстро завоевывает популярность на рынке микросхем памяти. EEPROM с шиной SPI имеют вход **HOLD** ("Захват"), который позволяет сохранять синхронизацию при паузах в процессе передачи последовательностей данных по шине. Кроме того, имеется специальный управляющий вход **W** для защиты матрицы памяти от записи.

Микросхемы памяти **EEPROM** с шиной **MICROWIRE** доступны с емкостью от 256 бит до 16 кбит. В настоящее время шина MICROWIRE широко применяется во многих современных устройствах, для которых требуется достаточно высокая скорость передачи данных без использования внешних шин адреса/данных.

Семейство микросхем высокоскоростной низковольтовой последовательной Flash-памяти имеет четырехпроводный SPI-совместимый интерфейс, что позволяет использовать Flash-память вместо последовательной EEPROM. Изготавливаемые по высокоизносостойкой КМОП Flash-технологии, данные микросхемы обеспечивают, по крайней мере, 10000 циклов перепрограммирования на сектор с сохранностью данных свыше 20 лет.

В настоящее время доступны два дополняющих друг друга подсемейства последовательной Flash-памяти с возможностью стирания сектора или страницы:

– последовательная Flash-память с секторным стиранием и страничным программированием: серия M 25 Pxx;

– последовательная Flash-память со страничным стиранием и программированием: серия M 45 PExx.

Если рассмотреть различные виды микросхем последовательной долговременной памяти с высокой плотностью, то M25Pxx с тактовой частотой 25 MГц оказываются существенно быстрее, чем многие другие типы схем Flash-памяти с последовательной выборкой.

Семейство последовательной Flash-памяти ST позволяет загружать в оперативную память 1 Мб за 43 мс при минимальном числе команд, что делает их удобными в использовании. Технические и программные средства защиты предохраняют хранимую информацию от перезаписи.

Для снижения потребляемой мощности эти микросхемы работают от одного источника питания от 2,7 В до 3,6 В и имеют режим пониженного энергопотребления, в котором потребляемый ток менее 1 мкА. Кроме того, четырехпроводный интерфейс значительно уменьшает число выводов устройства используемых для управления передачей данных по шине, что обеспечивает высокую интеграцию и меньшую стоимость по сравнению с другими подобными схемами. Микросхемы памяти серии M25Pxx выпускаются в широком и узком S08, LGA и MLP корпусах.

**2.5 Составляющие оценки программирования SoC-памяти**

В M 25 PXX имеется удобный программатор / считыватель. Этот программатор подключается непосредственно к компьютеру и обеспечивает пользователю прямой доступ и управление последовательной Flash-памятью M 25 xxx в любой конфигурации.

M45PExx – серия микросхем энергонезависимой памяти высокой производительности, обладающая более высокой зернистостью, чем ранее. Любая страница в 256 Байт может быть отдельно стерта и запрограммирована, а команда Write предусматривает возможность модифицирования данных на байтовом уровне. Кроме того, архитектура M45PExx оптимизирована по минимуму необходимого прикладного программного обеспечения. Для модифицирования одной страницы в 256 байт требуется время 12 мс для записи, 2 мс для программирования или 10 мс для стирания. Это делает высокопроизводительные микросхемы последовательной энергонезависимой памяти M45PExx очень удобными для использования в приложениях, требующих хранения большого количества часто изменяющихся данных.

Специализированные микросхемы памяти имеют индивидуальные характеристики для конкретных приложений или разрабатываются в соответствии с предъявляемыми требованиями. Они основаны на стандартных матрицах памяти со специфичной электрической схемой ввода-вывода и специализированной внутренней логикой. Эти изделия основаны на последовательной EEPROM и включают логику для приложений типа компьютерного монитора " Plug and Play " со стандартом VESA, компьютерные модули DRAM и др.

Среди данных микросхем можно отметить **M 24164 –** 16 Kб каскадируемую **EEPROM** со специальной адресацией, возможностью использования 8 устройств каскадом на одной шине и специальной адресацией, используемой при конфликтах на шине I2C .

Другой специализированной микросхемой, которая может найти широкое применение на нашем рынке является **M34C00 – электронный дескриптор платы,** предназначенный для хранения небольших электронных заметок о плате.В M34C00 можно сохранять реГАСтрационный номер, заводские установки (по умолчанию), пользовательские установки, данные о событиях в течение срока службы платы, сведения об отказах и сервисном обслуживании любой платы и др.

Данная микросхема имеет 3 банка по 128 бит (один не стираемый OTP-типа), один стандартный банк EEPROM и один стандартный банк EEPROM с возможностью постоянной защиты от записи), двухпроводный I2C шинный последовательный интерфейс, питание от 2,5 В до 5,5 В, корпус SO 8 или TSSOP 8, рабочий диапазон температур - 40 … + 85°C .

**2.5.1 Особенности бесконтактных микросхем памяти**

Бесконтактные микросхемы памятиявляются специфическим продуктом. По классификации их с одной стороны можно отнести к специализированным EEPROM, а с другой стороны их можно выделить как самостоятельный вид памяти, получающий в последнее время очень широкое применение в разных сферах.

Новый стандарт ISO для бесконтактной коммуникационной памяти – ISO 14443 тип В (реализован в микроконтроллерных устройствах ГАС, транспорта и т.п.), а также ISO 15693 и ISO 18000.

В настоящее время предложена новая серия микросхем бесконтактной памяти и бесконтактных микросхем связи с радиочастотным интерфейсом для приложений типа меток, радиочастотной идентификации (RFID) и бесконтактных систем доступа с использованием специализированных микросхем памяти. Отметим особенности некоторых микросхем данного типа.

Микросхема **SRIX 4 K** имеет 4096 пользовательских бит EEPROM с OTP, двоичный счетчик и защиту записи. Соответствует стандарту ISO 14443 – 2 / 3 тип B. Обладает патентованной компанией France Telecom функцией антиклонирования. Работает на несущей частоте 13,56 MГц с поднесущей частотой 847 кГц, частота со скоростью передачи данных 106 кбит/с. Используется амплитудная модуляция (ASK) данных при передачи со считывателя на карту и двоичная фазовая модуляция (BPSK) для передачи с карты на считыватель.

Микросхема **LRI 512** имеет 512 бит с блокировкой на уровне блока данных. Она полностью соответствует стандарту ISO 15693 (до 1 метра) и требованиям E. A. S. Работает на несущей частоте 13,56 M Гц с 1/4 и 1/256 импульсным кодированием на высокой и низкой скорости передачи данных на одной или двух поднесущих частотах. Производится амплитудная модуляция данных при передаче со считывателя на карту и манчестерское кодирование при передаче с карты на считыватель.

В микросхеме **CRX 14** имеется встроенный в чип механизм радиосвязи с протоколом и модуляцией по стандарту ISO 14443 типа B (радиоинтерфейс). Обладает патентованной France Telecom функцией антиклонирования. Обеспечивает последовательный доступ к базе на частоте 400 кГц по двухпроводной последовательной шине I2C с возможностью соединения по одной шине с восемью CRX 14. Имеет буфер 32 байта для входного и выходного пакета и встроенный вычислитель циклического избыточного кода (CRC calculator). Выпускается в корпусе S 016 Narrow (сжатый).

Микросхемы энергонезависимых ОЗУ (**NVRAM**). Решением, позволяющим обеспечить сохранность данных ОЗУ при сбоях и потери внешнего питания, является использование резервного питания (миниатюрной литиевой батареи), располагаемой непосредственно сверху микросхемы или на системной плате. Исходя из задач решаемых с использованием ОЗУ, производится четыре типа микросхем NVRAM: супервизоры, ZEROPOWER NVRAM, последовательные часы реального времени (Serial RTC) и TIMEKEEPER NVRAM .

**2.5.2 Особенности супервизоров**

Выделяют два класса супервизоров: супервизоры микропроцессоров (**Microprocessor supervisor**) и супервизоры энергонезависимых ПЗУ (**NVRAM supervisor**), а также возможна комбинация обоих классов.

Основными функциями супервизора микропроцессора (µP) являются мониторинг напряжения и функция сторожевого таймера (Watchdog). Большинство супервизоров микропроцессоров включают эти функции. В комбинированных микросхемах возможна интеграция и других функций. Основными функциями супервизора NVRAM являются мониторинг напряжения с переключением батареи и защита записи.

**2.6 Решение проблем переключения питающего напряжения в процессе сервисного обслуживания**

Монитор напряжения предохраняет микропроцессор (и систему), путем контроля напряжения источника питания и генерации сигнала **СБРОС** (**RESET**), для перехода микропроцессора в начальное состояние при недопустимо низком значении питающего напряжения. Эта опция называется Low Voltage Detect (**LVD**) – "Обнаружение низкого напряжения".

При включении питания монитор напряжения также выдает сигнал RESET до тех пор, пока напряжение питания не стабилизировалось. Эта опция называется Power – on Reset (**POR**) – "Сброс при включении питания".

Встроенная схема переключения аварийной батареи контролирует напряжение внешнего источника питания. Когда оно падает ниже определенного порога переключения, происходит переключение на батарейное питание, что обеспечивает непрерывную подачу напряжения к маломощному статическому ОЗУ (LPSRAM) для сохранения в нем данных.

Интегрированная схема защиты записи контролирует напряжение внешнего источника питания и, когда оно падает ниже некоторого порогового уровня, закрывает доступ к LPSRAM .

Иногда для получения энергонезависимого ОЗУ разработчики решают задачу их создания вместо использования имеющихся в наличии модулей. Стандартное маломощное ОЗУ (SRAM) может быть преобразовано в NVRAM путем прибавления батареи питания, схемы защиты записи и схемы переключения батарейного питания. Компания ST имеет несколько устройств, которые интегрируют все эти функции. Кроме того, батарея и кварц интегрированы в корпусе типа SNAPHAT ® , что упрощает задачу разработки NVRAM решения.

Так как для бесперебойного питания часов реального времени требуется переключатель батареи и цепь защиты записи, то это естественно вызывает желание иметь часы реального времени в супервизоре NVRAM. Существуют три микросхемы, которые имеют такую комбинацию – это микросхемы **M41ST85, M48T201** и **M48T212**. Все эти три устройства включают также функции супервизора микропроцессора: POR, LVD и сторожевого таймера. Супервизоры NVRAM с часами реального времени имеют название TIMEKEEPER.

Корпус микросхем **M41ST87** с встроенным кварцем способствует обеспечению безопасности сервисного обслуживания. Помимо экономии пространства и стоимости, связанной с системотехническими работами, кварц закрыт от доступа извне. Кроме того, он лучше огражден от воздействий природной среды. С учетом всех факторов можно утверждать, что такое решение позволяет уменьшить стоимость системы в целом.

Супервизор NVRAM микросхем **M41ST87** может использоваться для управления маломощным ОЗУ. Здесь задействуются следующие встроенные схемы: схема автоматического переключения батареи, схема разрешения доступа (Chip - Enable Gate) для защиты ОЗУ от записи и монитор батареи. Это дает возможность пользователю создать NVRAM, используя резервную батарею M41ST87 для дублирования питания LPSRAM.

В основе микросхемы M41ST87 лежат программируемые (с батарейным питанием) часы реального времени с реГАСтрами счетчиков, которые прослеживают время и дату с разрешающей способностью в пределах: от сотых долей секунд до сотен лет. Обращение к ним осуществляется по интерфейсу I2C с частотой 400 кГц. Сформированные с использованием маломощной КМОП технологии, ОЗУ схемы часов реального времени M41ST87 организовано как 256x8 бит, с реГАСтрами по 21 байт и имеет 128 байт собственной NVRAM плюс 8 байт отведенной на уникальный порядковый номер.

Микропроцессорный супервизор микросхем M41ST87 включает две независимые схемы предварительного предупреждения о сбое питания (PFI / PFO) с опорным напряжением компараторов 1,25 В, схему сброса, которая может запускаться от нескольких источников по двум входам, и схему обнаружения падения стабилизированного напряжения питания с выдачей сигнала сброса. В качестве источника сброса может использоваться также и сторожевой таймер с программируемым временем ожидания от 62,5 мсек до 128 сек. Кроме того, в качестве источников сброса могут быть сконфигурированы и цепи обнаружения несанкционированного доступа. Одну или обе цепи PFI / PFO можно использовать не только для предварительного предупреждения о сбое питания, но и для управления цепями повторного включения.

Таким образом, при использовании M41ST87 можно контролировать до трех различных напряжений питания (включая Vcc).

**2.7 Архитектура SoC-памяти**

Низкопрофильный корпус SOX28 занимает мало пространства на плате (2,4 х 10,42 мм, включая выводы). Микросхемы M41ST87 работают в индустриальном диапазоне температур от –40ºС до +85ºC.

Для решений с поверхностным монтажом и высокой плотности ОЗУ предлагается использовать отдельно супервизор и несколько LPSRAM. Такое многокристальное решение часто требует меньшее количество места на плате, чем другие решения, и намного ниже по стоимости, чем гибридные DIP .

Пользователи могут подключать к соответствующему супервизору NVRAM различное количество LPSRAM, что позволяет конфигурировать широкое разнообразие плотностей и возможностей. Типовые комбинации включают:

– 16 Мбит, 3 В или 5 В SMT решение, использующее M40Z300 супервизор без верхней батареи с четырьмя маломощными ОЗУ типа M68Z512;

– 1 Мбит или 4 Мбит, 3 В SMT решение, использующее M40SZ100W SNAPHAT супервизор и маломощные SRAM типа M68Z128W или M68Z512W.

Микросхемы серии **ZEROPOWER** получили свое название за способность сохранять данные при отсутствии внешнего сетевого питания. Они состоят из двух основных компонентов: маломощного ОЗУ (LPSRAM) и супервизора NVRAM (рис. 2.3). Типовое ОЗУ типа LPSRAM потребляет обычно менее одного мкА при работе только с батареей и может сохранять данные в течение нескольких лет при использовании для питания миниатюрной литиевой батарейки.

Супервизор NVRAM состоит из двух основных схем: схемы переключения батареи и схемы защиты записи. Схема переключения батареи переключает питание LPSRAM от системного стабилизированного источника питания (Vcc) на батарейное питание (Vbat). Эта схема осуществляет контроль за Vcc и когда оно начинает падать, питание LPSRAM переключается на резервную батарею.

Рисунок 2.3 – Схема переключения сетевого питания при сервисном обслуживании SoC-памяти NVRAM

При снижении Vcc менее некоторого порогового значения микропроцессор может вести себя неустойчиво, и это может привести к ошибочным записям и даже к очистке содержимого ОЗУ. Схема защиты записи закрывает микропроцессору доступ к LPSRAM для предотвращения такой ситуации.

Все микросхемы **ZEROPOWER NVRAM** обладают такими же возможностями и никаких других внешних схем при этом не требуется. В настоящее время, выпускаются микросхемы с интегрированными на одном кристалле супервизором NVRAM и LPSRAM с плотностью до 256 кбит и ниже. Для более высоких плотностей пока используются две отдельные микросхемы.

**2.8 Корпус SoC-памяти**

Микросхемы NVRAM доступны в различных корпусах. Основным корпусом для поверхностного монтажа (SMT) является корпус **SNAPHAT** (рис. 2.4 а). Микросхема в корпусе SOH 28 имеет стандартное расположение выводов SRAM, а батарея крепится сверху на застежках, что обеспечивает ее легкую замену. Корпус типа **CAPHAT** (рис. 2.4 б) имеет неотсоединяемую батарею. Он рекомендуется для приложений, использующих монтаж "через отверстие ".

Рисунок 2.4 – Типы корпусовSoC-памяти

Для решений с монтажом "через отверстие" и высокой плотности ОЗУ предлагается гибридный корпус DIP, в котором LPSRAM и супервизор – отдельные микросхемы, установленные на общей печатной плате вместе с батареей (рис. 2.4 с). В настоящее время доступны плотности ОЗУ до 16 Mбит.

С учетом потребностей разработчиков, одним из последних ZEROPOWER NVRAM является микросхема **M48Z32V** в низкопрофильном корпусе. Микросхема **M48Z32V** имеет LPSRAM c плотностью памяти 32 Kx8 при питании 3,3 В. Низкопрофильный корпус SOIC с 44 штырьками, возвышается над монтажной платой всего на 0.12" (3,05 мм), что предоставляет пользователям большую гибкость при компоновке платы и снимает для проектировщиков проблемы габарита по высоте.

Микросхема **M48Z32V** имеет встроенный коммутатор аварийного батарейного питания и цепи защиты от записи при сбоях питания совмещенные с 256 кбит маломощной SRAM. Время доступа для этих микросхем составляет 35 нс для M48Z32V-35MT1 и 70 нс для M48Z32V-70MT1.

Потребляя только 200 нА (при 40° C), M48Z32V может сохранять данные в течение десятилетнего срока службы батареи с емкостью 18 мА/ч. Эта микросхема совместима с системами, уже содержащими литиевые батареи на плате. Сочетание низкопрофильного корпуса со стоимостью **M48Z32V** позволяет использовать ее как удачное решение NVRAM во многих приложениях.

При использовании своих контактов для подключения к любому батарейному питанию, микросхема M48Z32V может использоваться как обыкновенное асинхронное статическое ОЗУ для любого микропроцессора или микроконтроллера.

Микросхема M48Z32V производится в корпусе SO44, который аналогичен корпусу ST типа SOH44 SNAPHAT, но без верхней батареи. Она питается от источника 3,3 В (±10%) и работает в коммерческом диапазоне температур (от 0 до 70°C).

**2.9 Система реального времени в SoC-памяти**

Микросхемы **TIMEKEEPER NVRAM** основаны на использовании базовой технологии NVRAM. Так как в микросхемах ZEROPOWER NVRAM применяется батарейное питание, то добавление часов реального времени существенно расширяет возможности микросхем NVRAM и области их применения. Свое название **TIMEKEEPER** такие микросхемы получили именно из-за наличия часов реального времени с календарем, которые выдают в систему точное время, день и дату даже при отсутствии внешнего системного питания (рис. 2.5).

Рисунок 2.5 – Схема системы реального времени SoC-памяти TIMEKEEPER

Микросхемы TIMEKEEPER NVRAM изготавливаются на базе ZEROPOWER NVRAM, к которым добавляется схема часов / календаря реального времени, включая кварцевый генератор на 32 кГц. Схема переключения аварийного питания, используемая для сохранения данных в LPSRAM, используется также и для RTC. Аналогично, в интересах защиты записи RTC, применяется и схема защиты записи NVRAM. Генератор RTC оптимизирован по питанию и его потребление не превышает 40 nA.

Принцип работы часов реального времени состоит в использовании генератора 32 кГц с последующим делением частоты несколькими счетчиками. Первый счетчик делит частоту генератора на 32,768 и на его выходе получается сигнал с частотой в один герц. Следующий счетчик считает количество секунд, и раз в минуту выдает сигнал на счетчик минут. Следующие последовательные счетчики продолжают деление частоты вниз вплоть до выдачи одного импульса в столетие. Для управления числом дней в каждом месяце и учета високосного года используется дополнительная логика.

Данные на выходах счетчиков соответствуют текущему времени и дате. Эти параметры переносятся в область распределенной памяти NVRAM и фигурируют как обыкновенные адреса ячеек ОЗУ. Пользователи считывают / записывают время и дату путем чтения / записи этих адресов в пространстве NVRAM.

Буферы обеспечивают "бесшовное" чтение / запись данных RTC. При чтении RTC, кадр захваченных данных о текущем состоянии реального времени сохраняется в буферах, откуда и производится считывание данных микропроцессором. Наличие кадра данных гарантирует неизменность времени в процессе очередного цикла считывания микропроцессором. Аналогично в течение цикла записи, буфера задерживают данные, поступающие от микропроцессора, и ждут конца цикла записи информации "день-дата-время" для одновременной передачи поступивших данных счетчикам часов.

РеГАСтры RTC отображаются в памяти LPSRAM. Для этого задействуется от 8 до 16 байт LPSRAM. День, дата, и время считываются и записываются в виде обыкновенных адресов ОЗУ. Имея в своем составе ZEROPOWER NVRAM, микросхемы TIMEKEEPER NVRAM сохраняют и все их основные особенности, включая отсутствие дополнительных внешних схем. При плотности памяти до 256 кбит, часы реального времени и супервизор NVRAM интегрированы на одном кристалле с LPSRAM. Для более высоких плотностей памяти используется отдельная микросхема LPSRAM. В зависимости от технологии исполнения, компоненты, составляющие микросхему, могут размещаться в одном "гибридном" корпусе, или же на одной подложке в отдельном корпусе ИС (развивающаяся технология упаковки TIMEKEEPER).

Подобно микросхемам TIMEKEEPER NVRAM последовательные часы реального времени (**Serial RTC**) отслеживают текущее реальное время даже при отсутствии внешнего системного питания. Вместо стандартного асинхронного параллельного интерфейса SRAM, последовательные RTC используют последовательную шину.

Данные микросхемы изготавливаются на основе TIMEKEEPER NVRAM путем уменьшения количества NVRAM до нескольких байт и изменения интерфейса к одному из стандартов, перечисленных выше.

Большинство устройств **Serial RTC** содержат в себе переключатель батареи, цепи защиты записи и многие другие современные функции микропроцессорного супервизора, например, сброса питания и сторожевого таймера (рис. 2.6).

Рисунок 2.6 – Схема микропроцессорного супервизора в SoC-устройствах Serial RTC

Для приложений, не требующих резервирования или нуждающихся только в краткосрочном резервировании с использованием конденсатора, выпускаются более простые и дешевые устройства Serial RTC, например, M41T0 и M41T80.

Микросхемы полнофункциональных последовательных часов реального времени имеют много функций микропроцессорного супервизора. Например: **M41T81 –** это Serial RTC с интерфейсом I2C 400 кГц, Alarm, программируемым Watchdog, программируемым генератором меандра, в корпусе SO8 или SOX28 типа SOIC (с встроенным в корпус кварцем). Микросхема **M41T94** является первым устройством Serial RTC ST c интерфейсом SPI. В ней имеются интегрированные схемы PОR / LVD, программируемый Watchdog, Alarm, возможность подключения кнопки сброса. Микросхема выпускается в корпусах SO16 и SOH28 SNAPHAT. Микросхема Serial RTC **M41ST84** с интерфейсом I2C 400 кГц выделяется расширенными возможностями микропроцессорного супервизора. Кроме функций PОR / LVD, программируемого Watchdog и Alarm она обеспечивает функцию раннего предупреждения о сбое питания (PFI / PFO) и сброс по входу. Производится в корпусе SO16.

Современные микросхемы NVRAM достигли такого уровня интеграции, что некоторые из них (**M41ST85**, **M41ST87** и **M41ST95**) можно классифицировать и как Serial RTC и как TIMEKEEPER супервизоры. Достигнутый уровень интеграции позволяет теперь размещать кварц непосредственно в монолитном корпусе микросхемы рядом с кристаллом, а не выносить его к верхней батарее. Примером такого решения, обеспечивающего повышение надежности и безопасности, является микросхема **М41СТ85МХ6**.

Наряду с высоко интегрированными микросхемами Serial RTC, выпускаются устройства, содержащие минимум необходимого для непрерывной выдачи в систему реального времени. К таким устройствам относятся микросхемы **M41T0** и **M41T80**.Они содержат полный набор счетчиков времени и учитывают особенности високосных лет. К дополнительным возможностям этих устройств относятся программируемый сигнал аварии с функцией обработки прерываний, программируемый выходной меандр и отдельный вывод сигнала с частотой 32 кГц, используемый как эталонный входной сигнал для тактовых генераторов других микросхем. Имея такие возможности, данные микросхемы покрывают потребности приложений в значительной части потребительского рынка.

Микросхемы M41T0 и M41T80 имеют последовательный интерфейс промышленного стандарта I2C 400 кГц и работают в индустриальном интервале температур от -40º C до +85º C. Производимые в корпусах для поверхностного монтажа, оба устройства работают от источника питания с напряжением от 2 В до 5,5 В при малом потреблении тока. Например, M41T0 потребляет только 900 нА в дежурном режиме и 35 мкА в активном режиме (при типовом питании 3,0 В). M41T80 потребляет 1,5 мкА в дежурном режиме (при типовом питании 3,0 В) и только 30 мкА в активном режиме (при максимальном напряжении питания 3,0 В).

В дополнение к основной задаче хронометрирования, в микросхеме M41T0 есть опция стопового бита генератора для обнаружения ухода частоты тактового генератора из-за уменьшения питающего напряжения. Что касается M41T80, его свойства хронометрирования дополнены программируемым прерыванием по сигналу Alarm с режимами повтора, специальным выводом частоты 32 кГц и программируемым выходным меандром с частотой от 1 Гц до 32 кГц. Специализированный вывод частоты 32 кГц может использоваться для управления микропроцессорами и микроконтроллерами со схемой фазовой синхронизации тактового генератора, которая требует 32 кГц в качестве эталона. Кроме того, этот же вывод может использоваться для тактовой синхронизации микросхем при их работе на режимах с малой мощностью. Вывод 32 кГц рассчитан для условий постоянной работы, но он может быть заблокирован программным обеспечением пользователя.

Функция аварийного сигнала (Alarm) микросхемы M41T80 имеет режим с повторением Alarm от одного раза в год до одного раза в секунду. Функция программирования меандра позволяет программировать его частоту от 1 Гц до 32 кГц с множителем 2.

**2.10 Способы подключения SoC-памяти**

Микросхема M41T80 легко соединяется по шине I2C 400 кГц с почти любыми микропроцессорами и микроконтроллерами (рис. 2.7), а при добавлении внешнего диода и конденсатора, она может всегда поддержать микроконтроллер при кратковременном отказе питания. Так как шина I2C работает с открытым стоком, то нет проблем по согласованию напряжения между микропроцессором и M41T80 и для развязки по напряжению достаточно использовать один диод. При использовании конденсатора с емкостью 1 Ф и питающем напряжении Vcc = 3,3 В, ожидаемое время обеспечения резервного питания составляет приблизительно 10 дней.

Микросхемы M41T80 выпускаются в малоразмерном корпусе типа SO8. Возможна поставка и в корпусе TSSOP8.

Наиболее простым устройством из серии микросхем SERIAL RTC является микросхема **M41T0**, разработанная на базе M41T00, M41T0. У этого устройства нет переключателя батареи и программной калибровки часов, но есть функция обнаружения сбоя генератора и интерфейс I2C с 400 кГц.

Микросхема **M41T0** при использовании внешнего конденсатора с емкостью 1 Ф при питании в 3,3 В может обеспечить резервное питание продолжительностью до двух недель.

Верхняя батарея для микросхем NVRAM поставляется отдельно и это обязательно надо учитывать при формировании сервисного комплекта к данным схемам.

Рисунок 2.7 – Схема соединения SoC-памяти с микроконтроллером

Таким образом, SoC-память NVRAM отличается, в первую очередь, более высокой интеграцией, наличием встроенного переключателя батареи и возможностью программной калибровки часов, для чего используется программное обеспечение, рассмотренное в третьем разделе квалификационной работы бакалавра.

**3. программное обеспечение систем сервисного ОБСЛУЖИВАНИя soc-памяти**

Ввиду большого количества фирм-производителей программного обеспечения для SoC-микросхем, в данном разделе дипломной работы, дадим общую характеристику требованиям, удовлетворять которым должны программные продукты для систем сервисного обслуживания встроенной памяти ГАС.

Во-первых, программная среда должна включать полный цикл разработки, начиная от ввода алгоритма, включая процесс отладки и заканчивая программированием кристалла. Разработка программы может быть как на уровне ассемблера, так и на макроуровне с манипуляцией многобайтными величинами со знаком.

Во-вторых, в отличие от программ на классическом ассемблере, программа должна вводиться в виде алгоритма с древовидными ветвлениями и отображаться на плоскости, в двух измерениях. Сеть условных и безусловных переходов должна отображаться графически, в удобной векторной форме. Это к тому же освобождает программу от бесчисленных имен меток, которые в классическом ассемблере являются неизбежным балластом. Вся логическая структура программы должна быть наглядной.

В-третьих, должны быть учтены возможности графических технологий, раскрывающих новые возможности для программистов. Визуальность логической структуры уменьшает вероятность ошибок и сокращает сроки разработки. Появляется такое понятие, как дизайн алгоритма, предполагающее некоторый художественный вкус программиста, в рамках понятия технической эстетики.

В-четвёртых, учитывая нарастающий дефицит времени, как атрибут технологического развития, по сравнению с классическим ассемблером, время на разработку программного обеспечения должно быть сокращено в 3 – 5 раз.

В-пятых, должна поддерживаться автоматическая перекодировка строк ANSI-кодов Windows в коды русифицированного буквенно-цифрового ЖКИ.

В-шестых, среда должна объединить в себе графический редактор, компилятор алгоритма, симулятор микроконтроллера, внутрисхемный программатор. При использовании внутрисхемного программатора микроконтроллер может подключаться к COM-порту компьютера через несложный адаптер, например: три диода и несколько резисторов. Программатор ведет подсчет числа перепрограммирования кристалла, сохраняя счетчик непосредственно в кристалле.

В-седьмых, программная среда должна обеспечивать мониторную отладку на кристалле (On Chip debug), которая позволяет наблюдать содержимое реального кристалла в заданной точке останова. При этом для связи микроконтроллера с компьютером, может использоваться только один вывод, причем по выбору пользователя. Мониторная отладка может быть применена к любому типу кристалла, имеющего SRAM.

И наконец, программное обеспечение должно поддерживать наиболее широкую линейку типов кристаллов и предназначаться для работы во всех операционных системах.

**выводы**

В процессе выполнения квалификационной работы бакалавра, была достигнута цель работы, а именно: разработаны компоненты инфраструктуры сервисного обслуживания кристалла памяти ГАС.

Для достижения цели работы, были выполнены следующие теоретические этапы:

– дана общая характеристика системы на кристалле;

– очерчены современные тенденции развития;

– приведена номенклатура выпускаемой памяти на кристалле;

При разработке компонентов инфраструктуры сервисного обслуживания SoC-памяти, в соответствии с принципами создания сервисных систем, были получены такие результаты:

– сформирована система сервисной идентификации SoC-памяти;

– составлены инструкции при сервисном обслуживании SoC-памяти;

– разработана система сохранения параметров сервисного обслуживания;

– систематизированы составляющие оценки программирования SoC-памяти, включающие особенности бесконтактных микросхем памяти и особенности супервизоров;

– решена проблем переключения питающего напряжения в процессе сервисного обслуживания;

– приведена архитектура SoC-памяти;

– охарактеризованы типы корпусов;

– раскрыта система реального времени, используемая в SoC-памяти;

– разработаны способы подключения SoC-памяти.

Также, в работе приведены требования к программному обеспечению, создающемуся применительно к задачам сервисного обслуживания систем soc-памяти ГАС.

Из всего вышеперечисленного можно сделать выводы, что стандартные изделия класса SoC обеспечивают комбинацию гибкости проектирования и скорости сервисного обслуживания.

Очевидно, что системы на кристалле, базирующиеся на ASIC, являются, в настоящее время, наиболее рациональным решением в качестве встроенной памяти ГАС. Любая реализованная SoC-память, дешевле самого изысканного программируемого или конфигурируемого решения. Однако, цикл проектирования изделий этого класса сложен и длителен, стоимость разработки и верификации проектов остается высокой.

Несмотря на это, SoC-память, является решением общей проблемы получения малогабаритного, функционально насыщенного, универсального, малопотребляющего класса микросхем, которые помимо всего должны быть реконфигурируемыми и достаточно просты с точки зрения сервисного обслуживания. К тому же, один и тот же тип кристалла SoC может решить несколько задач, например, заменить линейку серийно выпускаемых микросхем памяти с различными периферийными блоками интерфейсного сопряжения.

**литературные источники**

1. Проектирование и диагностика компьютерных систем и сетей. Бондаренко М.Ф., Кривуля Г.Ф., Рябцев В.Г. и др. К.: НМЦ ВО, 2000. – 306 с.
2. Хаханов В.И., Хаханова И.В. VHDL + Verilog = Синтез за минуты. Харьков: СМИТ, 2007. – 264 с.
3. Парфентий А.Н., Хаханов В.И., Литвинова Е.И. Модели инфраструктуры сервисного обслуживания цифровых систем на кристаллах // АСУ и приборы автоматики. – 2007. – Вып. 138. – С. 83 – 99.
4. Хаханов В.И., Хаханова А.В., Литвинова Е.И. Алгебро-логический метод ремонта встроенной памяти SoC // Відмовостійкі системи. – 2008. – С. 99 – 109.
5. Хаханов В.И. Инфраструктура сервисного обслуживания SoC // Вестник томского государственного университета. – №4. – 2008. – С. 74 – 101.
6. Hahanov V., Kteaman H., Ghribi W., Fomina E. HEDEFS – Hardware embedded deductive fault simulation // Proc. volume from the 3-rd IFAC Workshop, Rydzyna, Poland, 2006. – P. 25 – 29.
7. Федотов Я., Щука А. Система на кристалле // Электронные компоненты. – 2001. – №2. – С. 3 – 5.
8. Mixed-Signal ASIC Solutions // AMI Press, 2000. – 86 p.
9. System-on-Chip // micron AG Press, 2000. – 104 p.
10. Analog and Mixed-Signal ASICs // PREMA Semiconductor Press, 2000. – 208 p.
11. ASIC: Парад технологий. (Пер. О.Александрова) // Chip News. –2000. – №9. – C. 8 – 11.
12. Кривченко И. Системная интеграция в микроэлектронике – FPSLIC // Chip News. – 2000. – №3. – С. 4 –10.
13. Кривченко И. Системная интеграция в микроэлектронике - FPSLIC. Часть 2: FPSLIC – вопросы и ответы // Chip News. – 2000. – №4. –С. 62 – 64.
14. Королев Н. ATMEL FPSLIC – элементная база XXI века // Chip News. – 2001. – №1. – С. 16 – 19.
15. Золотухо Р. System Designer – пакет для разработки устройств на основе FPSLIC // Chip News. – 2001. – №2. – С. 8 – 14.
16. Золотухо Р., Кривченко И. Конфигурируемая система на кристалле Е5 – первое знакомство // Компоненты и технологии. – 2001. –№1. – С. 26 – 29.
17. Программируемые приборы класса "система-на-кристалле" для встраиваемых применений // Компоненты и технологии. – 2001. – №2. – С. 13.
18. Методические указания к дипломному проекту для студентов специальности 8.091402 «Гибкие компъютерные системы и робототехника» Упоряд. В.В. Токарев, О.М. Цимбал. – Харьков: ХНУРЭ, 2003. – 40 с.
19. Державний стандарт України. ДСТУ 3008-95. Документація. Звіти у сфері науки і техніки. Структура і правила оформлення. Чинний від 01.01.96. – К.:Держстантдарт, 1995. – 60 с.
20. ГОСТ 2.105-2001. Единая система конструкторской документации. Общие требования к текстовым документам. – М.: Из-во стантдартов, 2001. – 76 с.
21. Единая система конструкторской документации: Справ. пособ. / С.С. Борушек А.А. Волков, М.М. Ефимова и др. - 2-е изд., перераб. и доп. – М.: Изд-во стандартов, 1989. – 352 с.