Министерство образования Российской Федерации

Архангельский государственный технический университет

Факультет промышленной энергетики, IV курс 3 группа

Кафедра автоматизации технологических процессов и производств

Курсовая работа

по дисциплине «Системы автоматизации и управления»

Тема: «Синтез цифрового автомата»

Выполнил и защитил курсовую работу

ШУГАЕПОВ ДМИТРИЙ ФАЗЫЛОВИЧ

Руководитель работы: Цыбаков Б.В.

Архангельск 2008

ЗАДАНИЕ

Необходимо рассчитать и построить схему цифрового автомата. Вариант задания – 25. Алгоритм функционирования схемы представлен на рисунке 1. Использовать микросхемы серии 561. Триггеры – ТВ1. Начальное состояние автомата – а6. Переход а1 → а3.



Рисунок 1 - Алгоритм функционирования схемы

РЕФЕРАТ

Пояснительная записка к курсовой работе содержит 19 страниц, 5 рисунков и 5 таблиц.

В курсовой работе проводится расчет и построение цифрового автомата, функционирующего в соответствии с заданным алгоритмом. При построении схемы используются микросхемы конкретной серии. В работе дано описание перехода автомата из одного состояния в другое.

СОДЕРЖАНИЕ

Введение

1. Общие сведения о цифровом автомате

2. Расчет и построение схемы цифрового автомата

2.1 Кодирование состояний

2.2 Составление таблицы функционирования комбинационного узла автомата

2.3 Запись логических выражений

2.4 Описание выбранного дешифратора и триггера

2.4.1 Дешифратор

2.4.2 Триггер

2.5 Построение схемы и описание её работы на переходе а1 → а3

Заключение

Литература

ВВЕДЕНИЕ

дешифратор триггер цифровой автомат

Выпускаемые в настоящее время микросхемы и устройства на их основе не могут охватить весь спектр технических задач. Инженерам и специалистам на различных предприятиях приходится часто решать вопросы, связанные с построением различных устройств, схем и модулей на основе интегральных микросхем. При решении подобных задач необходимо ориентироваться в различных сериях микросхем и знать основные принципы построения устройств на их основе.

Цифровые методы и цифровые устройства, реализованные на интегральных микросхемах разной степени интеграции, имеют широкие перспективы использования в цифровых системах передачи и распределения информации. На базе знаний в этой области основывается изучение сложных цифровых систем. Эти знания необходимы для будущих специалистов по разработке и эксплуатации вычислительной техники, а также различных автоматизированных устройств.

В данной работе рассмотрена задача построения по заданному алгоритму цифрового автомата, то есть некоторого логического устройства, содержащего элементы памяти (в нашем случае – триггеры). Автомат может использоваться для управления какими-либо узлами, для активизации процессов в других модулях. Заранее задан алгоритм работы, и нужно на базе микросхем массового производства построить устройство, функционирующее точно по алгоритму.

1. ОБЩИЕ СВЕДЕНИЯ О ЦИФРОВОМ АВТОМАТЕ

Цифровым автоматом называют дискретный преобразователь информации, способный принимать различные состояния, переходить под воздействием входных сигналов, или команд программы решения задачи, из одного состояния в другое и выдавать выходные сигналы. Автомат называется конечным, если множество его внутренних состояний, а также множества значений входных и выходных сигналов конечны.

Цифровые автоматы могут быть с "жесткой", или схемной, логикой и с логикой, хранимой в памяти. Различают два класса автоматов: асинхронные и синхронные.

Синхронный автомат характеризуется тем, что функционирует под управлением тактовых (или синхронизирующих) сигналов - ТС, с постоянной длительностью t ТС и постоянной частотой f ТС. Период следования сигналов ТС должен быть больше или равен времени, которое необходимо реальному автомату для перехода из одного состояния в другое.

В асинхронных автоматах длительность интервала времени, в течение которого остается неизменным состояние входных сигналов, является величиной переменной и определяется временем, которое необходимо автомату для установки соответствующих выходных сигналов и завершения перехода в новое состояние. Следовательно, асинхронный автомат должен формировать каким-нибудь подходящим способом сигнал о завершении очередного такта, по которому текущие входные сигналы могут быть сняты, после чего может начаться следующий такт, т.е. возможно поступление новых входных сигналов.

Для задания конечного автомата фиксируются три конечных множества:

- множество возможных входных сигналов:

X = {x1, x2, ..., xm} (1)

- множество возможных выходных сигналов:

Y = {y1, y2, ..., yk} (2)

- множество возможных внутренних состояний автомата:

A = {a0, a1, ..., an} (3)

Кроме того, на множестве состояний автомата фиксируют одно из внутренних состояний а0 в качестве начального состояния.

Понятие состояние автомата используется для описания систем, выходные сигналы которых зависят не только от входных сигналов в данный момент времени, но и от некоторой предыстории, т.е. сигналов, которые поступали на входы системы ранее. Следовательно, цифровые автоматы относятся к последовательностным схемам, которые обладают памятью.

В настоящее время в классе синхронных автоматов рассматривают, в основном, два типа автоматов: автомат Мили и автомат Мура.

Закон функционирования автоматов Мили может быть задан следующим образом:

a t+1 = f a t, x t (4)

y t = φa t, x t (5)

где t = 1, 2, .....

а t+1 – новое состояние цифрового автомата;

а t – предыдущее состояние автомата;

y t – выходные сигналы текущего времени;

x t – сигналы на входе в данный момент времени.

Отличительная особенность автоматов Мили состоит в том, что их выходные сигналы в некоторый момент времени зависят как от состояния автомата, так и от значения входного сигнала в этот же момент времени.

Функции переходов и выходов автомата Мура:

a t+1 = f a t, x t (6)

y t = φa t (7)

Последовательность действий автомата по формированию выходных сигналов и сигналов управления триггерами с учетом входных сигналов может быть задана с помощью алгоритма. Алгоритм фактически является форматизированным представлением задачи по построению цифрового устройства, где определены группы входных сигналов для инициализации устройств схемы (например, операционного устройства процессора) в зависимости от поступления тех или иных входных сигналов (x). Задать цифровой автомат удобно с помощью графа. Графом называется непустое конечное множество узлов (вершин) вместе с множеством дуг (ветвей), соединяющих пары различных узлов. Граф обычно представляется в наглядной форме, при этом вершины изображаются точками или кругами, а ветви изображаются линиями, соединяющими соответствующие узлы. Таким образом, графы можно использовать для математического моделирования самых разнообразных систем и структур электрических схем, вычислительных сетей и т.д.

В общем случае структурная схема цифрового автомата может быть представлена в виде трёх основных узлов (рисунок 2).

- память - фиксирует внутреннее состояние цифрового автомата.

- комбинационная схема управления памятью.

- комбинационная схема формирования выходных сигналов.

Сигналы состояния памяти идут на обе комбинационные схемы. В автомате Мура выходные сигналы зависят только от состояния памяти и являются функциями. В автомате Миля выходные сигналы и сигналы управления памятью зависят от состояния памяти и входных сигналов.



Рисунок 2 - Управляющее устройство со схемной логикой

2. РАСЧЕТ И ПОСТРОЕНИЕ СХЕМЫ ЦИФРОВОГО АВТОМАТА

2.1 Кодирование состояний

Необходимо выполнить расчет и произвести построение схемы цифрового автомата - устройства, функционирующего по некоторому алгоритму. На вход автомата подаются входные сигналы x1…x5, на выходе формируются сигналы для управления некоторым устройством y1…y7. В состав такого устройства входят элементы памяти – триггеры. Значение выходных сигналов устройства зависят не только от аргументов на входе, но и от предыдущего состояния автомата, которое фиксируется элементами памяти.

Схема алгоритма функционирования цифрового автомата показана на рисунке 3. По алгоритму устройства с учетом внутренней структуры и возможностей совмещения операций определены внутренние состояния. Место на алгоритме, где автомат фиксирует внутреннее состояние, отмечено крестиком, и проставлено буквенное обозначение с соответствующим индексом. Исходное состояние автомата – a6. Внутренние состояния фиксируют цифровой автомат в виде кодовой комбинации состояния памяти и обеспечивают задержку для выполнения действий в ОУ, подготовку и анализ входных сигналов.

Теперь имеются все три множества величин, необходимых для задания ЦА: множество входных сигналов X, выходных сигналов Y, внутренних состояний A.

Далее нужно закодировать (при помощи кода 8-4-2-1) обозначенные внутренние состояния. То есть каждому внутреннему состоянию присваивается двоичный код. Кодирование состояний представлено в таблице 1.

Таблица 1 - Кодирование состояний цифрового автомата

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Состояние автомата | Q 4 | Q 3 | Q 2 | Q 1 | Двоичный код |
| а0 | 0 | 0 | 0 | 0 | 0000 |
| а1 | 0 | 0 | 0 | 1 | 0001 |
| а2 | 0 | 0 | 1 | 0 | 0010 |
| а3 | 0 | 0 | 1 | 1 | 0011 |
| а4 | 0 | 1 | 0 | 0 | 0100 |
| а5 | 0 | 1 | 0 | 1 | 0101 |
| а6 | 0 | 1 | 1 | 0 | 0110 |
| а7 | 0 | 1 | 1 | 1 | 0111 |
| а8 | 1 | 0 | 0 | 0 | 1000 |
| а9 | 1 | 0 | 0 | 1 | 1001 |
| а10 | 1 | 0 | 1 | 0 | 1010 |
| а11 | 1 | 0 | 1 | 1 | 1011 |

Для построения цифрового автомата будет применяться серия микросхем 561.

Данный ЦА будет строиться на JK-триггерах 561ТВ1. Число триггеров для построения регистра состояний равно разрядности кодовой комбинации состояния. В данном автомате используется четыре триггера. Триггеры по своей структуре являются динамическими, что является важным при построении схем цифровых автоматов. Использование таких триггеров предотвращает явление гонок, которое может привести к неправильной работе автомата.

Для дальнейших расчетов потребуется таблица переходов триггера (таблица 2).



Рисунок 3 - Алгоритм функционирования цифрового автомата

Таблица 2 - Таблица переходов JK-триггера

|  |  |  |
| --- | --- | --- |
| Переход | J | K |
| 0 → 0 | 0 | ─ |
| 0 → 1 | 1 | ─ |
| 1 → 0 | ─ | 1 |
| 1 → 1 | ─ | 0 |

2.2 Составление таблицы функционирования комбинационного узла автомата

Таблица функционирования комбинационного узла автомата (таблица 3), заполняется на основе графа, который удобно использовать для задания цифрового автомата.

Состояние устройства в графе будет соответствовать вершинам (узлам) графа, оно обозначено кружком и буквенным обозначением состояния. Узлы соединяются дугами, которые показывают направление перехода. На дугах записаны условия перехода, под действием которых он происходит, и выходные сигналы, которые при этом должны быть сформированы. Значение выходных сигналов y1…y7 изменяется только при следующем переключении триггеров (при наступлении следующего активного уровня). Граф представлен на рисунке 4.



Рисунок 4 - Граф переходов автомата

Граф построен на основе алгоритма и содержит полную информацию о цифровом автомате: число состояний, переходы между состояниями, влияние внешних условий, формируемые при переходе управляющие сигналы.

После построения графа нужно на его основе заполнить таблицу функционирования комбинационного узла автомата (таблица 3).

Столбцы 1, 6, 11-16 и 25-31 заполняются по графу переходов; 2-5, 7-10 – по таблице кодировки состояний; 17-24 – по таблице переходов.

Таблица 3 - Таблица функционирования комбинационного узла автомата

|  |  |  |  |
| --- | --- | --- | --- |
| Состояние автомата | Условие перехода | Сигналы управления триггером | Выходные сигналы |
| Исходное | Новое | Т4 | Т3 | Т2 | Т1 |
| a | Q4 | Q3 | Q2 | Q1 | a | Q4 | Q3 | Q2 | Q1 | x1 | x2 | x3 | x4 | x5 | x6 | J4 | K4 | J3 | K3 | J2 | K2 | J1 | K1 | y1 | y2 | y3 | y4 | y5 | y6 | y7 |
| 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 | 16 | 17 | 18 | 19 | 20 | 21 | 22 | 23 | 24 | 25 | 26 | 27 | 28 | 29 | 30 | 31 |
| a6 | 0 | 1 | 1 | 0 | a0 | 0 | 0 | 0 | 0 | - | - | - | - | - | - | 0 | - | - | 1 | - | 1 | 0 | - | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| a0 | 0 | 0 | 0 | 0 | a1 | 0 | 0 | 0 | 1 | - | 0 | - | - | - | - | 0 | - | 0 | - | 0 | - | 1 | - | 1 | 0 | 1 | 0 | 0 | 1 | 0 |
| a0 | 0 | 0 | 0 | 0 | a9 | 1 | 0 | 0 | 1 | - | 1 | - | - | - | - | 1 | - | 0 | - | 0 | - | 1 | - | 1 | 0 | 1 | 0 | 0 | 0 | 0 |
| a1 | 0 | 0 | 0 | 1 | a2 | 0 | 0 | 1 | 0 | - | - | 1 | - | - | - | 0 | - | 0 | - | 1 | - | - | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 1 |
| a1 | 0 | 0 | 0 | 1 | a3 | 0 | 0 | 1 | 1 | - | - | 0 | - | 1 | - | 0 | - | 0 | - | 1 | - | - | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 |
| a1 | 0 | 0 | 0 | 1 | a4 | 0 | 1 | 0 | 0 | - | - | 0 | - | 0 | - | 0 | - | 1 | - | 0 | - | - | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| a2 | 0 | 0 | 1 | 0 | a3 | 0 | 0 | 1 | 1 | 0 | - | - | - | - | - | 0 | - | 0 | - | - | 0 | 1 | - | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| a2 | 0 | 0 | 1 | 0 | a10 | 1 | 0 | 1 | 0 | 1 | - | - | - | - | - | 1 | - | 0 | - | - | 0 | 0 | - | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| a3 | 0 | 0 | 1 | 1 | a4 | 0 | 1 | 0 | 0 | - | - | - | - | - | - | 0 | - | 1 | - | - | 1 | - | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 0 |
| a4 | 0 | 1 | 0 | 0 | a5 | 0 | 1 | 0 | 1 | - | - | - | - | - | - | 0 | - | - | 0 | 0 | - | 1 | - | 1 | 0 | 1 | 0 | 0 | 0 | 1 |
| a5 | 0 | 1 | 0 | 1 | a7 | 0 | 1 | 1 | 1 | - | - | - | - | - | - | 0 | - | - | 0 | 1 | - | - | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 |
| a7 | 0 | 1 | 1 | 1 | a6 | 0 | 1 | 1 | 0 | - | - | - | - | - | 1 | 0 | - | - | 0 | - | 0 | - | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 0 |
| a7 | 0 | 1 | 1 | 1 | a8 | 1 | 0 | 0 | 0 | - | - | - | - | - | 0 | 1 | - | - | 1 | - | 1 | - | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 0 |
| a8 | 1 | 0 | 0 | 0 | a6 | 0 | 1 | 1 | 0 | - | - | - | 1 | - | - | - | 1 | 1 | - | 1 | - | 0 | - | 1 | 0 | 0 | 1 | 0 | 0 | 1 |
| a8 | 1 | 0 | 0 | 0 | a9 | 1 | 0 | 0 | 1 | - | - | - | 0 | - | - | - | 0 | 0 | - | 0 | - | 1 | - | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| a9 | 1 | 0 | 0 | 1 | a10 | 1 | 0 | 1 | 0 | - | - | - | - | - | - | - | 0 | 0 | - | 1 | - | - | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 |
| a10 | 1 | 0 | 1 | 0 | a11 | 1 | 0 | 1 | 1 | - | - | - | - | - | - | - | 0 | 0 | - | - | 0 | 1 | - | 1 | 0 | 0 | 1 | 1 | 0 | 0 |
| a11 | 1 | 0 | 1 | 1 | a5 | 0 | 1 | 0 | 1 | - | - | - | - | - | - | - | 1 | 1 | - | - | 1 | - | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 0 |

2.3 Запись логических выражений

После заполнения таблицы переходим к записи логических выражений. Данный цифровой автомат является автоматом Мили – выходные сигналы и сигналы управления памятью являются функцией исходного состояния и внешних условий. Запишем функции для выходных сигналов y1…y7 и сигналы управления триггерами J4…J1 и K4…K1.





Применим закон склеивания и получим сокращённую форму этих уравнений:





Таким образом, в результате анализа исходного алгоритма и выполненных расчетов, получены логические выражения для построения схемы цифрового автомата Мили.

2.4 Описание выбранного дешифратора и триггера

2.4.1 Дешифратор

В схему вводится дешифратор, назначение которого – преобразовать кодовую комбинацию памяти в состояние цифрового автомата. У автомата 12 состояний. Из состава серии 561 выберем двоично-десятичный дешифратор 561ИД1 с 10 прямыми выходами. Микросхема имеет 4 входа для подачи кода 1-2-4-8. Выходной сигнал лог. 1 появляется на том выходе дешифратора, номер которого соответствует десятичному эквиваленту входного кода, на остальных выходах дешифратора при этом лог. 0. Микросхема не имеет специального входа стробирования, однако для построения дешифраторов с числом выходов более 10 можно использовать для стробирования вход 8 микросхем, так как выходной сигнал может появиться на выходах 0-7 лишь при лог. 0 на входе 8.

Таблица 4 - Основные параметры дешифратора 561ИД1

|  |  |  |
| --- | --- | --- |
| Параметры (T = +25) при питании | E = +5 | E = +10 |
| Выходной ток логического 0, мА | 0.45 | 0.9 |
| При выходном напряжении, В | 0.8 | 1.0 |
| Выходной ток логической 1, мА | 0.32 | 0.65 |
| При выходном напряжении, В | 4.2 | 9.0 |
| Задержки распространения, нс | 810 | 320 |

2.4.2 Триггер

По заданию триггера 561ТВ1, он содержат по два JK-триггера . Каждый триггер имеет вход J, вход К, вход R - установки триггера в 0, вход S - установки в 1 и вход подачи тактовых импульсов С. Установка триггера в нулевое состояние происходит при подаче лог. 1 на вход R, установка в единичное состояние - при подаче лог. 1 на вход S.

Если на входах J и К - лог. 1, то по каждому спаду импульса (срез) на тактовом входе С триггер переключается в противоположное состояние. Если на входах J и К лог. 0, изменения состояния по импульсам на входе С не происходит. Если перед спадом импульса на входе С лог. 1 имеется на входе J, лог. 0 на входе К, по спаду триггер установится в единичное состояние независимо от предыдущего. Если перед спадом на входе J - лог. 0, на входе К - лог. 1, по спаду импульса на входе С триггер устанавливается в нулевое состояние. Триггер непосредственно не реагирует на изменение сигналов на входах J и К, играют роль лишь уровни сигналов на этих входах перед спадом импульса на входе С.

Таблица 5 - Параметры триггера 561ТВ1

|  |  |  |
| --- | --- | --- |
| Параметры (T=+25) при питании | E = +5 | E = +10 |
| Выходной ток логического 0, мА | 0.24 | 0.5 |
| При выходном напряжении, В | 0.8 | 1.0 |
| Выходной ток логической 1, мА | 0.06 | 0.27 |
| При выходном напряжении, В | 4.2 | 9.0 |
| Задержки распространения, нс |  |  |
| от C | 590 | 240 |
| от R,S | 520 | 240 |

2.5 Построение схемы и описание её работы на переходе а1 → а3

Схему будем реализовывать в базисах ИЛИ-НЕ, И-НЕ и НЕ, с этой целью логические функции следует преобразовать по де Моргану.









В схему также подаются сигналы тактирования триггеров С и сигнал начальной установки (Н.У.). Сигнал С подается на входы С всех триггеров, а сигнал начальной установки – на соответствующие входы R и S триггеров, так чтобы при его подаче триггеры устанавливались в начальное состояние а6 = 0110. Для этого в момент включения схемы на входы R триггеров ТТ1, ТТ4 и на входы S триггеров ТТ2, ТТ3 с Н.У. подается кратковременный импульс, равный лог. 1, а так как на входы S триггеров ТТ1, ТТ4 и на входы R триггеров ТТ2, ТТ3 постоянно подается лог. 0, то на триггерах ТТ1, ТТ4 установится нулевое состояние, а на триггерах ТТ2, ТТ3 – единичное. Таким образом на триггерах установится состояние а6 = 0110.

Резистор в схеме выбирается таким образом, чтобы на элементе D4.3 создавался уровень лог. 1. Для элемента D4.3 параметры входной лог. 1 такие: Uвх = 4,2 В и Iвх = 0,8 мА. Тогда, учитывая что напряжение питания Uп = 5 В, сопротивление резистора рассчитаем по формуле:

 (53)

Таким образом выбираем резистор: МЛТ – 0,125 Вт, 1 кОм ± 5%.

Будем считать, что устройство, для которого формируются сигналы, подключается к проектируемому через разъемы X1, X2. Через входной разъем с других схем на схему поступают входные сигналы, сигналы тактирования и сигнал начальной установки. На выходной разъем подаются сформированные выходные сигналы.

Принципиальная схема цифрового автомата показана на рисунке 5.

Для описания работы цифрового автомата задан переход а1 → а3. Формирование выходных сигналов и новое состояние автомата соответствует таблице функционирования комбинационного узла автомата (таблица 3).

Так как состояние до перехода а1, то триггер ТТ1 находятся в единичном состоянии, а ТТ2, ТТ3 и ТТ4 – в нулевом. На входах 10, 13, 12, 11 дешифратора D1 будет комбинация 1000, а на входах 10, 13, 12, 11 дешифратора D2 будет комбинация 1001. Тогда на всех выходах дешифратора D1 кроме 1-го, будут лог. 0, на 1-ом входе – лог. 1, а на всех выходах дешифратора D2 кроме 9-го, будут лог. 0, но 9-ый выход на работу схемы не влияет. Также в схему подаются сигналы x3 = 0 и x5 = 1.

Формирование сигналов на логических элементах в схеме происходит по следующим правилам:

1) Лог. 1 для элементов ИЛИ-НЕ является активным уровнем, поэтому попадая на любой вход элемента ИЛИ-НЕ она однозначно определяет что на выходе у него будет лог. 0. Если на всех входах ИЛИ-НЕ будут лог. 0, то на выходе образуется лог. 1.

2) Лог. 0 для элементов И-НЕ является активным уровнем, поэтому попадая на любой вход элемента И-НЕ он однозначно определяет что на выходе у него будет лог. 1. Если на всех входах И-НЕ будут лог. 1, то на выходе образуется лог. 0.

Далее формируются выходные сигналы у1 = 1, у2 = 0, у3 = 1, у4 = 0, у5 = 0 у6 = 0 и у7 = 0, а также сигналы управления триггерами J1 = 0, K1 = 0, J2 = 1, K2 = 0, J3 = 0, K3 = 0, J4 = 0, K4 = 0. Следовательно при подаче на схему синхроимпульса С триггеры ТТ1, ТТ3 и ТТ4 сохранят своё предыдущее состояние, так как у них на установочных входах комбинация J = K = 0, а триггер ТТ2 переключится в единичное состояние, так как у него на установочных входах комбинация J = 1 K = 0. Таким образом автомат перейдёт из состояния а1 в состояние а3.

Заключение

В данной работе был выполнен синтез схемы цифрового автомата.

Цифровой автомат может быть выполнен на базе любой серии микросхем. Автомат, работающий по одному алгоритму, может быть построен (в зависимости от применяемой серии) по разным схемам. Возможно использование не минимального базиса И, ИЛИ, НЕ или минимальных базисов ИЛИ-НЕ, И-НЕ, НЕ.

При синтезе схем необходимо следить за тем, чтобы применяемые микросхемы имели одинаковые логические уровни и приемлемые временные показатели. Так же следует учитывать при разработке тактирующих устройств быстродействие всего автомата в целом, т.к. к моменту следующего такта должны быть сформированы все выходные сигналы и сигналы управления памятью, иначе работа автомата будет неверной.

литература

1 Калабеков Б.А., Мамзелев И.А. Цифровые устройства и микропроцессорные системы. – М.: Радио и связь, 1987.

2 Пухальский Г.И., Новосельцева Т.Я. Проектирование дискретных устройств на интегральных микросхемах. – М.: Радио и связь, 1990.

3 Цыбаков Б.В. Системы автоматизации и управления: Методические указания к расчетно-графической работе. – Архангельск: Из-во АГТУ, 2002.

4 Шило В.Л. Популярные микросхемы КМОП. – М.: Ягуар, 1993.