### МІНІСТЕРСТВО ОСВІТИ ТА НАУКИ УКРАЇНИ

### Національний технічний університет “Харківський політехнічний інститут”

### Кафедра обчислювальної техніки та програмування

УДК 681.3

#### Інв №

**АНАЛОГО ЦИФРОВИЙ ПЕРЕТВОРЮВАЧ**

Альбом документів курсового проекту по дисципліні

“Комп’ьютерна електроніка ”

### АПЗ.38.098424.003 ДКП

Харків 2001

### МІНІСТЕРСТВО ОСВІТИ ТА НАУКИ УКРАЇНИ

### Національний технічний університет “Харківський політехнічний інститут”

### Кафедра обчислювальної техніки та програмування

###

УДК 681.3

#### Інв №

ЗАТВЕРДЖУЮ

Завідуючий кафедрою ОТП

\_\_\_\_\_\_\_\_\_\_(Домнін Ф.А.)

“\_\_\_\_\_”\_\_\_\_\_\_\_\_\_2001 р.

**АНАЛОГО ЦИФРОВИЙ ПЕРЕТВОРЮВАЧ**

Відомість проекту

### АПЗ.38.098424.003 ВП

Розробники

Керівник проекту

\_\_\_\_\_\_(Скородєлов В.В.)

“\_\_\_\_\_”\_\_\_\_\_\_\_\_\_2001 р.

Виконавець

\_\_\_\_\_\_(Борщ С.)

“\_\_\_\_\_”\_\_\_\_\_\_\_\_\_2001 р.

Харків 2001

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Формат | Зона | Поз. | Обозначение | Наименование | Кол. листов | Примечание |
|  |  |  |  |  |  |  |
|  |  |  |  | Документация  |  |  |
|  |  |  |  | общая |  |  |
|  |  |  |  |  |  |  |
| А4 |  |  | ОАП.58Б.098424.003 ТЗ | Техническое  |  |  |
|  |  |  |  | задание | 2 |  |
| А4 |  |  | АПЗ.38.098424.003 ПЗ | Пояснительная |  |  |
|  |  |  |  | записка | 24 |  |
| А4 |  |  | АПЗ.38.098424.003 Э1 | Схема  |  |  |
|  |  |  |  | электрическая |  |  |
|  |  |  |  | структурная | 1 |  |
| А4 |  |  | АПЗ.38.098424.003 Э3 | Схема |  |  |
|  |  |  |  | электрическая |  |  |
|  |  |  |  | функциональная | 1 |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
|  |  |  |  |  | АПЗ.38.098424.003 ВП |
|  |  |  |  |  |
|  |  |  |  |  |
| Изм | Лит | № докум | Подпись | Дата | АНАЛОГО ЦИФРОВИЙ ПЕРЕТВОРЮВАЧВедомость проекта | Лит | Лист  | Листов  |
| Разраб | Борщ С. |  |  | К |  |  | 2 | 2 |
| Провер | Скороделов В |  |  | НТУ “ХПИ”Кафедра ВТП |
|  |  |  |  |
| Утв. | Домнин Ф. А. |  |  |

Аннотация

В данном курсовом проекте разработан многоканальный быстродействующий аналого-цифровой преобразователь, построенный по принципу прогрессирующего поразрядного сравнения суммы опорных напряжений с входным сигналом, с использованием резисторного моста Уина как источника "взвешенного" опорного напряжения.

 Разработка построена на быстродействующих компараторах и быстродействующих аналоговых ключах для “взвешенного” сигнала с управлением от однокристального микроконтроллера.

 В связи с развитием технологии изготовления интегральных микросхем данный проект предполагает изготовление АЦП в интегральном исполнении.

 Альбом документов курсового проекта кроме пояснительной записки вмещает также чертеж структурной и функциональной схемы устройства.

###  МІНІСТЕРСТВО ОСВІТИ ТА НАУКИ УКРАЇНИ

### Національний технічний університет “Харківський політехнічний інститут”

### Кафедра обчислювальної техніки та програмування

###

УДК 681.3

#### Інв №

ЗАТВЕРДЖУЮ

Завідуючий кафедрою ОТП

\_\_\_\_\_\_\_\_\_\_(Домнін Ф.А.)

“\_\_\_\_\_”\_\_\_\_\_\_\_\_\_2001 р.

**АНАЛОГО ЦИФРОВИЙ ПЕРЕТВОРЮВАЧ**

Технічне завдання

### АПЗ.38.098424.003 ТЗ

Розробники

Керівник проекту

\_\_\_\_\_\_(Скородєлов В.В.)

“\_\_\_\_\_”\_\_\_\_\_\_\_\_\_2001 р.

Виконавець

\_\_\_\_\_\_\_(Борщ С.)

“\_\_\_\_\_”\_\_\_\_\_\_\_\_\_2001 р.

Харків 2001

|  |
| --- |
| **Техническое задание**Разработать быстродействующтий многоканальный АЦП с управлением от микроконтроллера.  |
|   |  |  |  |  | АПЗ.38.098424.003 ТЗ |
|  |  |  |  |  |
|  |  |  |  |  |
| Изм | Лит | № докум | Подпись | Дата | Аналого цифровой преобразовательТехническое задание | Лит | Лист  | Листов  |
| Разраб | Борщ С.. |  |  | К |  |  | 2 | 2 |
| Провер | Скороделов В. |  |  | НТУ “ХПИ”Кафедра ВТП |
|  |  |  |  |
| Утв. | Домнин Ф. А, |  |  |

### МІНІСТЕРСТВО ОСВІТИ ТА НАУКИ УКРАЇНИ

### Національний технічний університет “Харківський політехнічний інститут”

### Кафедра обчислювальної техніки та програмування

###

УДК 681.3

#### Інв №

ЗАТВЕРДЖУЮ

Завідуючий кафедрою ОТП

\_\_\_\_\_\_\_\_\_\_(Домнін Ф.А.)

“\_\_\_\_\_”\_\_\_\_\_\_\_\_\_2001 р.

**АНАЛОГО ЦИФРОВИЙ ПЕРЕТВОРЮВАЧ**

Пояснювальна записка

### АПЗ.38.098424.003 ПЗ

Розробники

Керівник проекту

\_\_\_\_\_\_(Скородєлов В.В.)

“\_\_\_\_\_”\_\_\_\_\_\_\_\_\_2001 р.

Виконавець

\_\_\_\_\_\_\_(Борщ С.)

“\_\_\_\_\_”\_\_\_\_\_\_\_\_\_2001 р.

Харків 2001

|  |
| --- |
| **Реферат.**Данный документ представляет собой пояснительную записку объемом 24 листа. В пояснительной записке представлено 2 таблицы, 11 рисунков, использовано 8 источников литературы и сеть Internet.В данном курсовом проекте разработан многоканальный быстродействующий аналого-цифровой преобразователь, построенный по принципу поразрядного сравнения суммы опорных напряжений с входным сигналом, с использованием резисторного моста Уина как источника "взвешенного" опорного напряжения.Разработка построена на быстродействующих компараторах и быстродействующих аналоговых ключах для “взвешенного” сигнала с управлением от однокристального микроконтроллера.В связи с развитием технологии изготовления интегральных микросхем данный проект предполагает изготовление АЦП в интегральном исполнении.Альбом документов курсового проекта кроме пояснительной записки содержит также чертежи структурной и принципиальной схем устройства. |
|   |  |  |  |  | АПЗ.38.098424.003 ПЗ |
|  |  |  |  |  |
|  |  |  |  |  |
| Изм | Лит | № докум | Подпись | Дата | Аналого цифровой преобразовательПояснительная записка | Лит | Лист  | Листов  |
| Разраб | Борщ С. |  |  | К |  |  | 2 | 24 |
| Провер | Скороделов В. |  |  | НТУ “ХПИ”Кафедра ВТП |
|  |  |  |  |
| Утв. | Домнин Ф. А. |  |  |
| **Содержание** Введение1. Разработка структурной схемы устройства и обоснования принятых решений* 1. Выбор и обоснование структурной схемы
	2. Разработка функциональных схем отдельных блоков устройства
	3. Краткое описание работы схемы
	4. Техническое обоснование выбора компонентов схемы
1. Описания принципа действия отдельных блоков
	1. Коммутатор и усилитель входных сигналов
	2. Схема автоматического переключения полярности опорного напряжения
	3. Источник опорного напряжения
	4. Блок делителей опорного напряжения
	5. Блок суммирующих компараторов с аналоговыми ключами для "взвешенного сигнала"
	6. Схема управления на микроконтроллере
2. Алгоритм управления АЦП
3. Схема электрическая принципиальная
4. Расчет временных характеристик

Список использованной литературыЗаключение |
|  |   |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 3 |
| Изм | Лит | № докум | Подпись | Дата |
| **Введение**Кроме чисто «цифрового» сопряжения (ключи, лампы и т. п.), часто тре­буется преобразовать аналоговый сигнал в число, пропорциональное амплитуде сигнала и наоборот. Это играет важную роль в тех случаях, когда компьютер или про­цессор регистрируют или контролируют ход эксперимента или технологического процесса, или всякий раз, когда цифровая техника используется для выполнения традиционно аналоговой работы. Аналого-цифровое преобразование следует использовать в областях, где для обеспе­чения помехоустойчивой и шумозащищенной передачи аналоговая информация преобразуется в промежуточную цифро­вую форму (например, «цифровая звукотехника» или импульсно-кодовая модуля­ция). Это требуется в самых разнообраз­ных измерительных средствах (включая обычные настольные приборы типа циф­ровых универсальных измерительных прибором и более экзотические приборы, такие, как усреднители переходных про­цессов, «ловушки для выбросов» и осцил­лографы с цифровой памятью), а также в устройствах генерации и обработки сиг­налов, таких, как цифровые синтезаторы колебаний и устройства шифрования дан­ных.И, наконец, техника преобразования является существенной составляющей способов формирования аналоговых изоб­ражений с помощью цифровых средств, например, показаний измерительных при­боров или двух координатных изображе­ний, создаваемых компьютером. Даже в относительно простой электронной аппа­ратуре существует масса возможностей для применения аналого-цифрового и цифро-аналогового преобразования. |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 4 |
| Изм | Лит | № докум | Подпись | Дата |
| **РАЗРАБОТКА СТРУКТУРНОЙ СХЕМЫ УСТРОЙСТВА И ОБОСНОВАНИЕ ПРИНЯТЫХ РЕШЕНИЙ*** 1. **Выбор и обоснование структурной схемы**

В настоящее время, при разработке проектов радиоэлектронных устройств, приоритетными являются разработки предусматривающие интегральное исполнение. Исходя из этого, предлагается схема аналого- цифрового преобразователя, обладающая в интегральном исполнениии (т.е. выполненная в одном кристалле) более высокими параметрами, чем при изготовлении на дискретных элементах. Так как изготовления прецизионных конденсаторов интегральном исполнении является сложной технологической проблемой, в предлагаемой разработке из измерительных цепей конденсаторы исключены.По той же причине технологической сложности изготовления источника опорного напряжения предлагается схема с использованием моста Уина (Вина).Само ядро АЦП - схема на компараторах с суммированием опорного напряжения, выбрана из-за отсутствия сложных схем тактирования и переключения, а изготовление полупроводниковых резисторов и аналоговых ключей с заданными параметрами технологически легко решаема. Использование микроконтроллера оправданно возможностью программно компенсировать постоянную и систематическую погрешности, что в конечном счете повышает точность преобразования.В данной разработке не рассматриваются:а) принцип действия микроконтроллера;б) программирование и способы обмена данными с внешними устройствами;г) тестирование, методы настройки и проверки, поскольку вышеперечисленное выходит за рамки темы.  |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 5 |
| Изм | Лит | № докум | Подпись | Дата |
| **1.2 Разработка функциональных схем отдельных блоков устройства**Структурная схема АЦП (Рис 2) состоит из следующих блоков: 1. Аналоговый коммутатор; 2. Входной усилитель; 3. Схема автоматического переключения полярности опорного напряжения; 4. Источник опорного напряжения; 5. Блок делителей опорного напряжения с аналоговыми ключами для "взвешенного сигнала"; 6. Блок компараторов; 7. Схема управления на микроконтроллере. |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 6 |
| Изм | Лит | № докум | Подпись | Дата |
|  |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 7 |
| Изм | Лит | № докум | Подпись | Дата |
| **1.3 Краткое описание работы схемы.**Входные аналоговые сигналы подаются на входы аналогового мультиплексора AnS, управляемого микроконтроллером МС. С выхода мультиплексора, через широкополосный усилитель сигнал подаётся на вход блока компараторов CPM, также усиленный сигнал подаётся на вход схемы автоматического переключения полярности опорного напряжения AuS.Со схемы источника опорного напряжения Uc опорное напряжение подаётся на блок резисторных делителей с аналоговыми ключами RLin и далее на другой вход блока компараторов. С выхода блока компараторов цифровой код, эквивалентный входному измеряемому сигналу, по команде микроконтроллера MC записывается в регистр RG, из которого считывается микроконтроллером для обработки и передачи внешним устройствам.**1.4 Техническое обоснование выбора компонентов схемы.** В этом разделе рассматривается выбор компонентов для исполнения АЦП на дискретных элементах. Фирмы занимающиеся производством полупроводниковых компонентов предоставляют широкий выбор быстродействующих полупроводниковых элементов: аналоговые ключи, широкополосные операционные усилители, компараторы и т.д. К сожалению, отечественная промышленность не производит компоненты с необходимыми параметрами, поэтому в разработке использована продукция зарубежных производителей. Так в качестве входного мультиплексора можно предложить микросхему 74AC4051 позволяющую коммутировать сигналы с частотой до 100МГц. Для аналоговых ключей в блоке делителей можно, к примеру, использовать микросхемы IH5341 или более быстродействующие, так фирмой "Philips" производятся аналоговые ключи с временем задержки до 2 наносекунд. |
|  |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 8 |
| Изм | Лит | № докум | Подпись | Дата |
| Имеется также широкий выбор широкополосных операционных усилителей (см.таблицу 1).  |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 9 |
| Изм | Лит | № докум | Подпись | Дата |
| Для схемы входного усилителя и высокоскоростных компараторов (см. таблицу 2).  |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 10 |
| Изм | Лит | № докум | Подпись | Дата |
| **2. Описание принципа действия отдельных блоков.****2.1. Коммутатор и усилитель входных сигналов.** Схема состоит из быстродействующего аналогового коммутатора, разрядность которого определяет заказчик(увеличение числа разрядов увеличивает время цикла АЦП, что снижает общее быстродействие схемы) и широкополосного операционного усилителя(здсь приходится идти на компромисс мехду шумовыми характеристиками, смещением нуля, точностью ОУ и максимальной широтой пропускаания). За исключением того, что в данной схеме необходимо использовать компоненты разработанные ведущими производителями полупроводниковых элементов("Motorola", "Philips", "Advantech" и др.), использованны стандартные схемы включения мультиплексора и усилителя. Управление мультиплексором производится от микроконтроллера.  |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 11 |
| Изм | Лит | № докум | Подпись | Дата |
| **2.2. Схема автоматического переключения полярности опорного напряжения.**Схема состоит из "hight-speed"-компараторов и двух буферов, один из которых - инвертирующий. Схема сравнивает полярность входного сигнала относительно "измерительной земли", и при различной полярности воздействует на аналоговые ключи К1 и К2 (Рис. ), изменяя полярность опорного напряжения относительно "измерительной земли" на ту же, что имеет входной сигнал. **2.3. Источник опорного напряжения** Источник опорного напряжения использует свойство моста Уитстона - стабильность тока разбаланса моста, при неизменных значениях сопротивлений плеч моста, т.е. Ip=0 при R1\*R3=R2\*R4(см. Рис. 5 ). |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 12 |
| Изм | Лит | № докум | Подпись | Дата |
| В качестве стабилизатора тока питания моста применина схема "токового зеркала", где для задания коллекторного тока опорного транзистора используется схема источника тока на полевом транзисторе(см. Рис. 6 ).Дополнительные резисторы совместно с аналоговыми ключами в верхних по схеме плечах моста служат для переключения направления тока разбаланса моста, и следовательно полярности опорного напряжения.При температурном градиенте плеч моста, стремящемся к нулю,что решается компактным расположением резисторов моста или интегральным исполнением, ток разбаланса моста обусловливается только сопротивлением нагрузки моста, которе в данной схеме постоянно. |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 13 |
| Изм | Лит | № докум | Подпись | Дата |
| **2.4. Блок делителей опорного напряжения.**Блок делителей опорного напряжения представляет собой линейку резисторов с отношением сопротивленя следующего резистора к предыдущему как 2/1, т.е. сопротивление резистора R1(см. Рис. 7) равно сумме всех следующих резисторов - R1=R2+R3+R4+R5+R6; сопротивление резистора R2=R3+R4+R5+R6 и т.д. Соответственно напряжение в точке "a" будет равно половине опорного напряжения, в точке "b" - четверти и т.д.**2.5. Блок суммирующих компараторов с аналоговыми ключами для "взвешенного сигнала".**Блок компараторов с аналоговыми ключами является ядром АЦП, именно он производит преобразование аналогового сигнала в цифровой код.(Рис 8)Преобразогвание аналогового сигнала в цифровой происходит непрерывно, т.е. любое изменение входного сигнала, за исключением временных задержек схемы, тотчас преобразуется в цифровой код. Схема работает следующим образом. |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 14 |
| Изм | Лит | № докум | Подпись | Дата |

|  |
| --- |
|  |
|  |
|  |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 15 |
| Изм | Лит | № докум | Подпись | Дата |
| Входной сигнал подаётся одновременно на входы всех компараторов.Компаратор C1 сравнивает входной сигнал с половиной опорного напряжения, если входной сигнал превышает половину опорного напряжения то на выходе компаратора появляется высокий уровень, который вызывает включение аналоговых ключей Kx.1, и следовательно подачу Uоп/2 на входы остальных компараторов, также этот высокий уровень поступает на вход D1 регистра "RG". Компаратор C2 сравнивает входной сигнал с одной четвёртой опорного напряжения, если входной сигнал не превышает половины опорного напряжения, если превышает то сравнивает с суммой 1/4 и 1/2 опорного напряжения. В любом из случаев если входной сигнал превышает опорный(сумму опорных) компаратор C2 включает Uоп/4 на входы последующих компараторов подаёт "1" на вход D2 регистра "RG", в противном случае Uоп/4 не подаётся к последующим компараторам и на входе D2 регистра "RG" "0". Аналогичным образом работают последующие каскады. Вследствии того, что цифровой код на выходе преобразователя непрерывно изменяется, отслеживая входной сигнал, то необходимая частота дискретизации задаётся программно, с учётом временных задержек элементов схемы. |
| **2.6. Схема управления на микроконтроллере.** Схема управления на микроконтроллере состоит из регистра "RG" 74AC373 или любого функционально аналогичного и однокристального микроконтроллера "MC" типа SX28AC200 производства фирмы "SCENIX" с тактовой частотой 200МГц(см. Рис. 9). |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 17 |
| Изм | Лит | № докум | Подпись | Дата |
| Микроконтроллер после запуска по завершении программы теста и начальных установок (см. алгоритм на рис. 10 ) выбирает мультиплексор AnS вход CE-, выставляет на входах A0-A2 адрес канала I0 и сигналом OE- разрешает передачу входного сигнала I0 на выход OUT мультиплексора, по истечении выдержки времени неоходимой для установления кода на входах регистра "RG" микроконтроллер даёт команду записи в регистр, из которого считывает данные во внутренее ОЗУ, после чего следуют програмно-заданное кличество циклов выдержки времени, записи в регистр и переноса в ОЗУ. Далее сигналом OE- запрещается передача со входа I0 на выход мультиплексора, устанавливается на входах A0-A2 адрес следующего канала и производится цикл преобразования и считывания. По окончании цикла поледнего считывания канала микроконтроллер производит завершение операций по обработке полученых значений и сохраняет данные в буфере. Далее запрещается передача входного аналогового сигнала на выход мультиплексора и если считан не последний канал, то инкрементируется адрес канала мультиплексора и продолжается цикл чтения и преобразования. По завершении цикла обработки последнего канала проверяется был ли запрос на обмен от внешнего устройства, если да то производится обмен и очищается буфер, иначе буфер проверяется на переполнение и при необходимости очищается, после чего весь цикл повторяется. |
|  |  |  |  |  | АПЗ.38.098424.010 П3 | Лист |
|  |  |  |  |  | 19 |
| Изм | Лит | № докум | Подпись | Дата |
| 3. Алгоритм управления АЦП. |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 20 |
| Изм | Лит | № докум | Подпись | Дата |
| **5. Расчет временных характеристик.** Быстродействие схемы определяется временными задержками элементов схемы, и расчитывается как сумма всех послеловательно включенных элементов в наименее быстродействующей ветви схемы, умноженной на коэффициент 1.15, т.е. если обработка сигнала производится параллельно несколькими участками схемы то за основу для расчётов берётся участок имеющий наибольшее время задержки. В данном случае обработка сигнала идёт по одной ветви и следовательно задержка равна: tALL=1.15\*(tMX+tA1+6\*tCMP+5\*tSW+tCM1+tB+tK\_SPP), где  tMX - время задержки входного мультиплексора nS; tA1 - время задержки входного усилителя nS; tCMP - время задержки одного компаратора преобразователя nS; 5tSW - время задержки одного аналогового ключа преобразователя nS;  tCM1 - время задержки компаратора переключателя полярности nS; tB - время задержки буферных элементов переключателя полярности nS; tK\_SPP - время задержки одного аналогового ключа переключателя полярности nS. |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 22 |
| Изм | Лит | № докум | Подпись | Дата |
| СПИСОК ИСПОЛЬЗОВАННОЙ ЛИТЕРАТУРЫ1. П.Хоровиц, У. Хилл Искуство схемотехники 1 том. Москва «Мир» 1993.
2. П.Хоровиц, У. Хилл Искуство схемотехники 2 том. Москва «Мир» 1993.
3. П.Хоровиц, У. Хилл Искуство схемотехники 3 том. Москва «Мир» 1993.
4. Богданович М.И., Грель И.Н. “Цифровые интегральные микросхемы”. Минск “Беларусь”, 1991.
5. Гутников В.С. Интегральная электроника в измерительных устройствах. Энергоатом издат 1988
6. У. Титце, К. Шенк Полупроводниковая схемотехника. Москва «Мир» 1982.
7. ГОСТ 2.102-68. Виды и комплектность конструкторской докуметации. М.: 1988.
8. ГОСТ 2.105-79. Общие требования к текстовым документам. М.: 1988.
9. www.referatov.net
10. www.referat.ru
11. www.bankreferatov.ru
 |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 23 |
| Изм | Лит | № докум | Подпись | Дата |
| ЗаключениеВ данном курсовом проекте разработано устройство ''Аналого цифровой преобразователь с управлением от однокристалльного микроконтроллера, с ориентацией на интегральное исполнение''.Разработан основной алгоритм работы устройства, а также чертеж схемы электрической принципиальной. Разработка не является полностью завершённой, т.к. отсутствуют полный расчёт элементов схемы, программа обработки сигнала для микроконтроллера, узлы и прогаммы тестирования и юстировки. |
|  |  |  |  |  | АПЗ.38.098424.003 ПЗ | Лист |
|  |  |  |  |  | 24 |
| Изм | Лит | № докум | Подпись | Дата |